

INE 5442/EEL 7312 – CIRCUITOS E SISTEMAS INTEGRADOS
UNIVERSIDADE FEDERAL DE SANTA CATARINA

Lab #1: Características estáticas de transistores MOS e inversor CMOS

1. Objetivo

Determinação de características de corrente em função da tensão para transistores canal n e p.
Determinação da característica de transferência e consumo do inversor CMOS sob condições estáticas.
Verificação da influência da tensão de alimentação nas características e efeito de variação dos parâmetros dos transistores MOS.

2. Simulação de características estáticas dos transistores.

2.1. Característica de saída do transistor canal n

2.1.1. Com $V_D = 5\text{ V}$, traçar a característica de I_D em função de V_G para $0 \leq V_G \leq 5\text{ V}$.

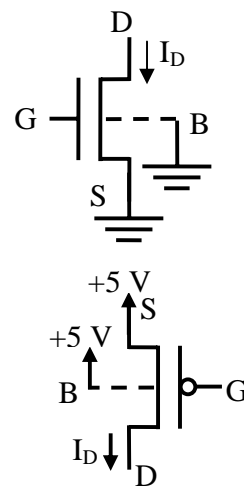
2.1.2. Com $0 \leq V_G \leq 5\text{ V}$, passo de 0,5 V, traçar a família de curvas de I_D em função de V_D para $0 \leq V_D \leq 5\text{ V}$.

2.1.3. A partir dos gráficos de 2.1.2, explicar como obter a curva do item 2.1.1. Verifique a consistência do resultado.

2.2. Característica de saída do transistor canal p

2.2.1. Com $V_D = 0\text{ V}$, traçar a característica de I_D em função de V_G para $0 \leq V_G \leq 5\text{ V}$.

2.2.2. Com $0 \leq V_G \leq 5\text{ V}$, passo de 0,5 V, traçar a família de curvas de I_D em função de V_D para $0 \leq V_D \leq 5\text{ V}$.



3. Simulação de características estáticas do inversor CMOS.

Iremos agora agrupar os transistores canal n e p para construir o inversor CMOS, conforme indicado na Figura 1. Observar que os pinos B dos transistores n e p devem ser conectados ao terra e ao terminal de alimentação, respectivamente.

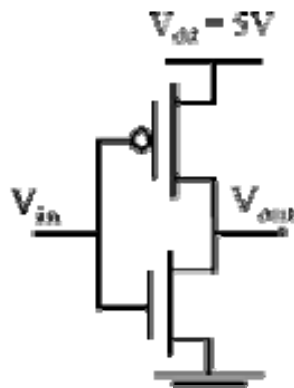


Figura 1: Inversor CMOS

Uma vez que já foram determinadas as características dos transistores canal p e n, é possível prever o comportamento estático do inversor indicado. Mostre como a partir dos resultados de 2.1.2 e 2.2.2 você pode traçar tanto a característica de transferência de tensão $V_{out} \times V_{in}$, quanto a característica de I_{dd} , corrente na fonte em função da tensão de entrada.

3.1. Característica de transferência de tensão

3.1.1. Traçar V_{out} x V_{in} para $0 \leq V_{in} \leq 5$ V.

3.1.2 Determine os níveis lógicos V_{IH} , V_{IL} , V_{OH} , V_{OL} e a tensão de limiar da porta V_{TH} , isto é, a tensão para a qual $V_{out} = V_{in}$.

3.1.3. Determine as margens de ruído NMH e NML.

3.2 Característica de corrente

3.2.1. Traçar I_{dd} x V_{in} para $0 \leq V_{in} \leq 5$ V.

3.3. Característica de transferência de tensão para alimentação variável

3.3.1 Traçar V_{out} x V_{in} para $0 \leq V_{in} \leq 5$ V, e alimentação $V_{dd} = 5, 4, 3, 2$ e 1 V.

3.4 Característica de transferência de tensão para transistores com variação da tensão de limiar

3.4.1 Traçar V_{out} x V_{in} para $0 \leq V_{in} \leq 5$ V, $V_{dd} = 5$ V para as situações extremas supondo que a tensão de limiar varia ± 100 mV tanto para o transistor canal n quanto para o canal p. Comparar as variações extremas com o caso típico.

4. Relatório (impresso)

4.1. Incluir todos os gráficos, tabelas, cálculos e considerações realizadas para responder as questões deste conjunto de simulações.

4.2. Incluir impressão dos arquivos **.cir** utilizados nos experimentos.

4.3. Vamos por ora fazer uma análise considerando que a potência em portas CMOS é apenas a denominada potência de curto-circuito. Para tal, suponhamos que a capacitância do nó de saída é desprezível. Usando os dados do item 3.2.1, determine a carga transferida pela fonte V_{dd} durante a transição de subida para descida dum sinal de entrada com taxa de variação de $-1V/\mu s$. Supondo que na transição de descida para subida o consumo de carga é o mesmo, calcule quantas transições do sinal de entrada com taxas de $\pm 1V/\mu s$ o inversor poderia experimentar para que um jogo de 3 baterias AAA em série (1.5 V cada, total ~ 5 V), cada uma com capacidade de 1250 mAh, perdesse a metade da carga armazenada.