



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Sistemas Digitais

INE 5406

Aula 10-P

Refinamento das especificações DMAC.

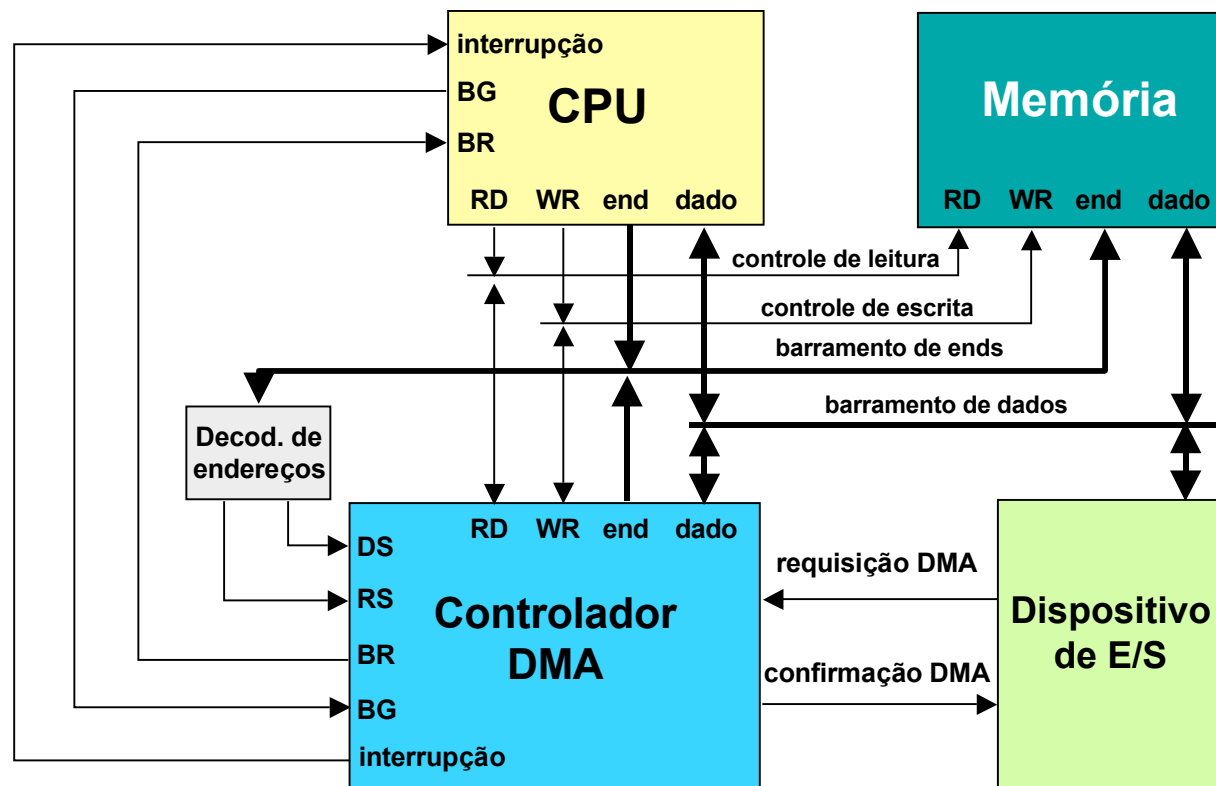
Prof. José Luís Güntzel
guntzel@inf.ufsc.br

www.inf.ufsc.br/~guntzel/ine5406/ine5406.html

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA (DMAC)

O controlador de DMA no sistema



Sinais:

BR= Bus Request
(requisição de barramento)

BG= Bus Grant
(concessão de barramento)

RD= Read

WR= Write

DS= DMA select
(seleciona DMA)

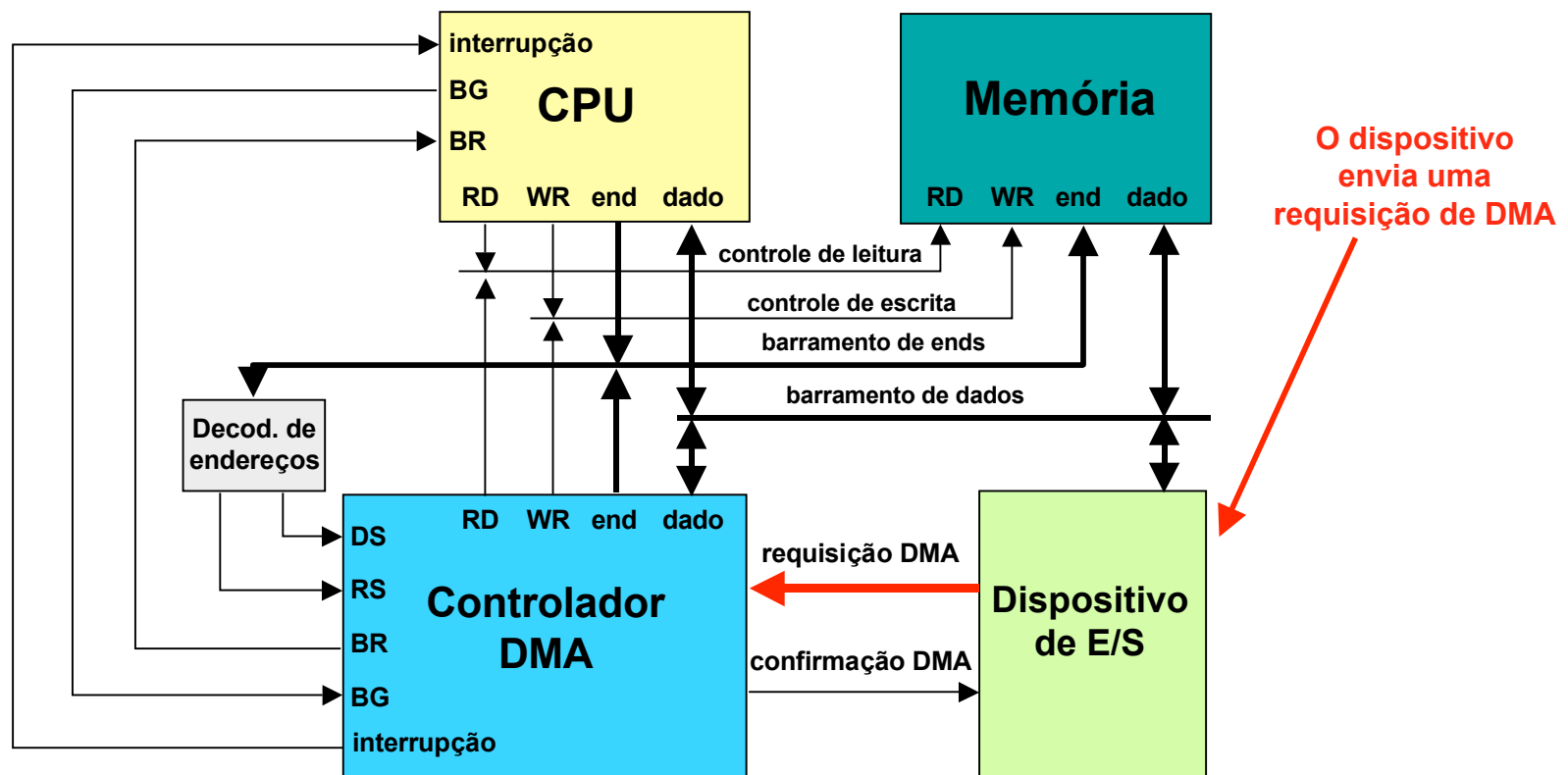
RS= register select
(seleciona registrador)

OBS: o DMAC tem seu próprio endereço no sistema.

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

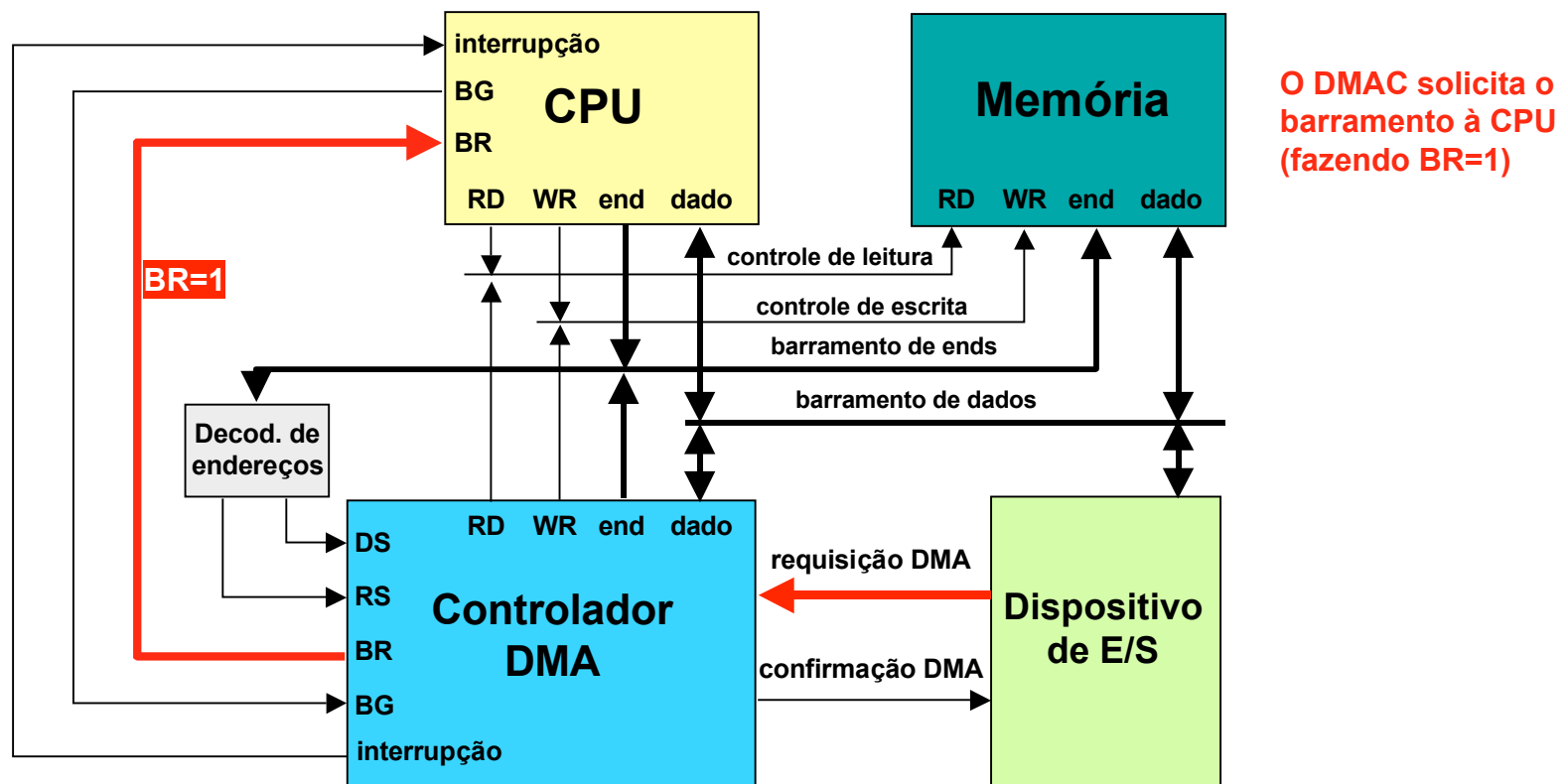
Operação



Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

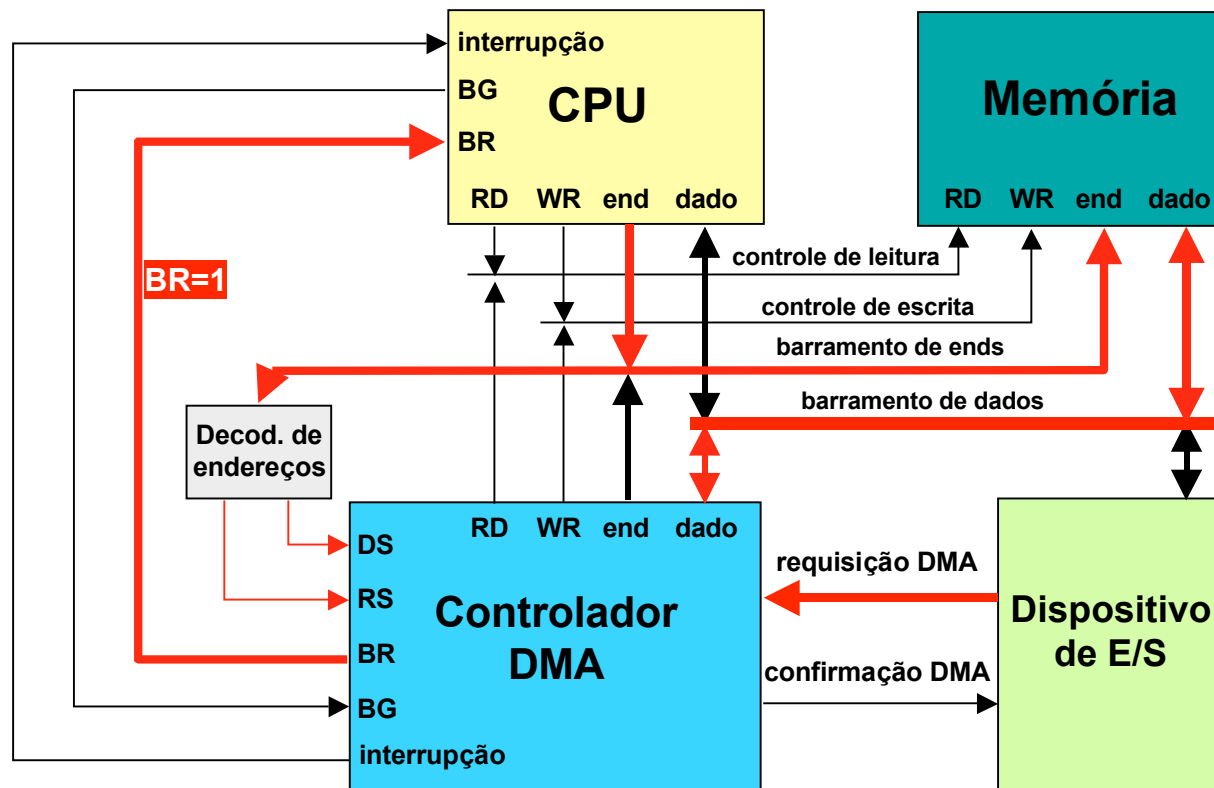
Operação



Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

Operação

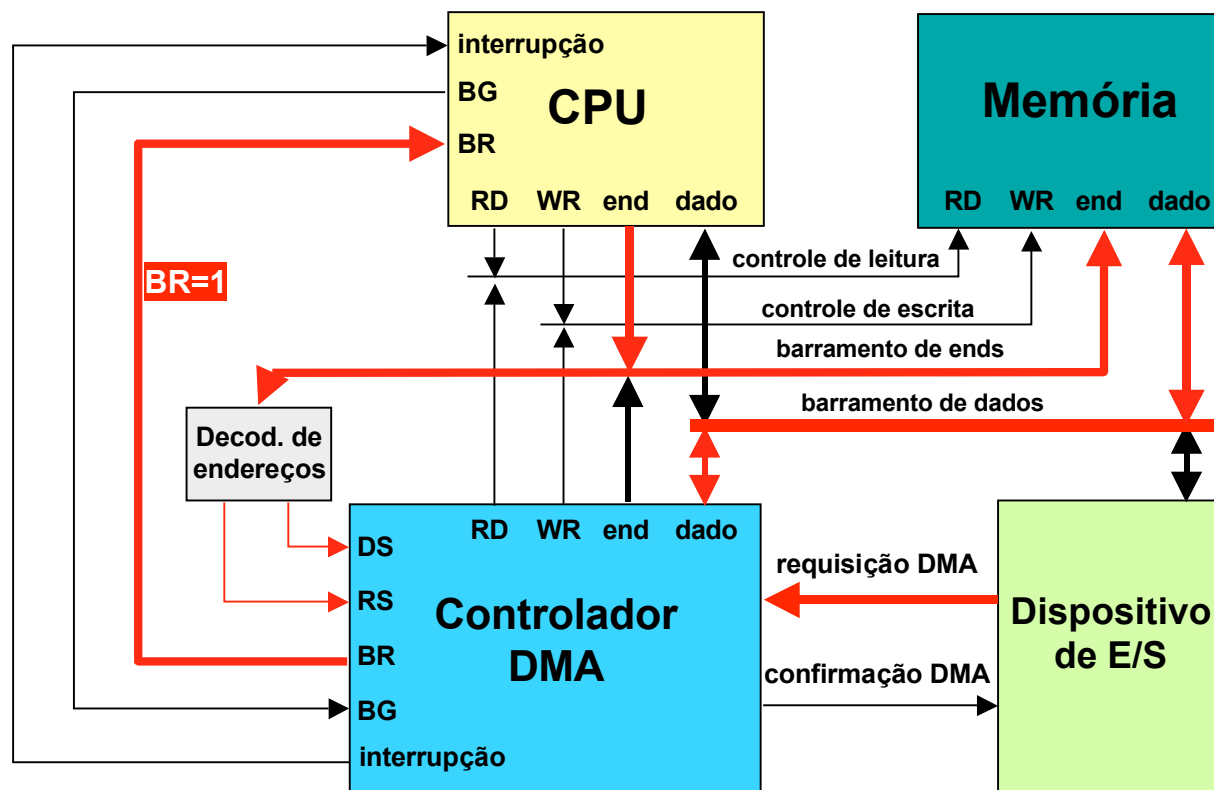


Inicia-se a fase de programação do DMAC (a CPU programa o DMAC): A CPU seleciona o DMAC, colocando no barramento de endereços o endereço de um dos registradores do DMAC. Ao mesmo tempo, a CPU coloca no barramento de dados o valor a ser programado no registrador (do DMAC) selecionado.

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

Operação

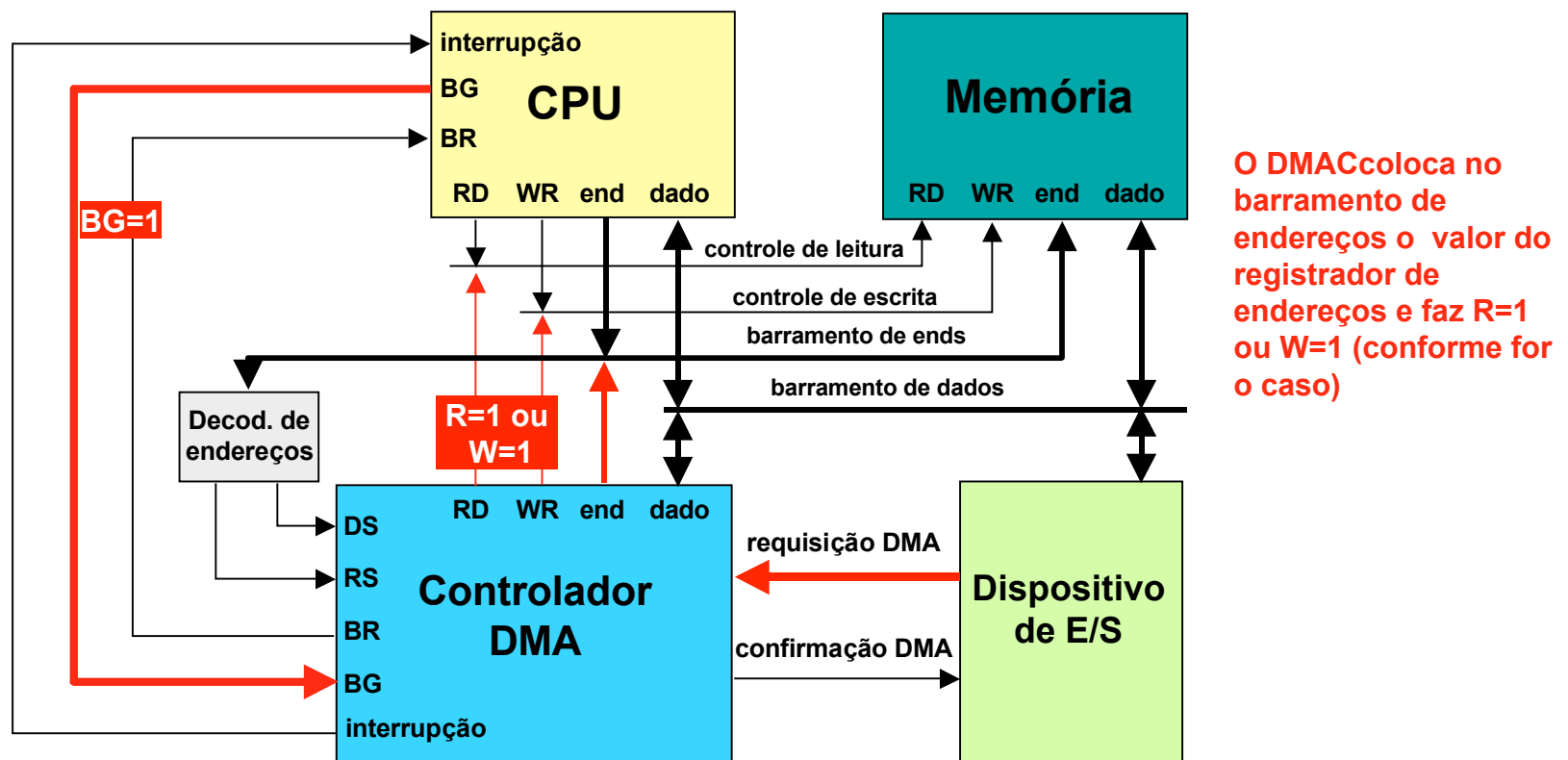


Continuação da fase de programação do DMAC:
A CPU coloca no barramento de endereços o endereço de outro registrador do DMAC. Ao mesmo tempo, a CPU coloca no barramento de dados o valor a ser programado no registrador selecionado. (Este passo será repetido para programar cada um dos registradores internos ao DMAC. Ver comentário mais adiante.)

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

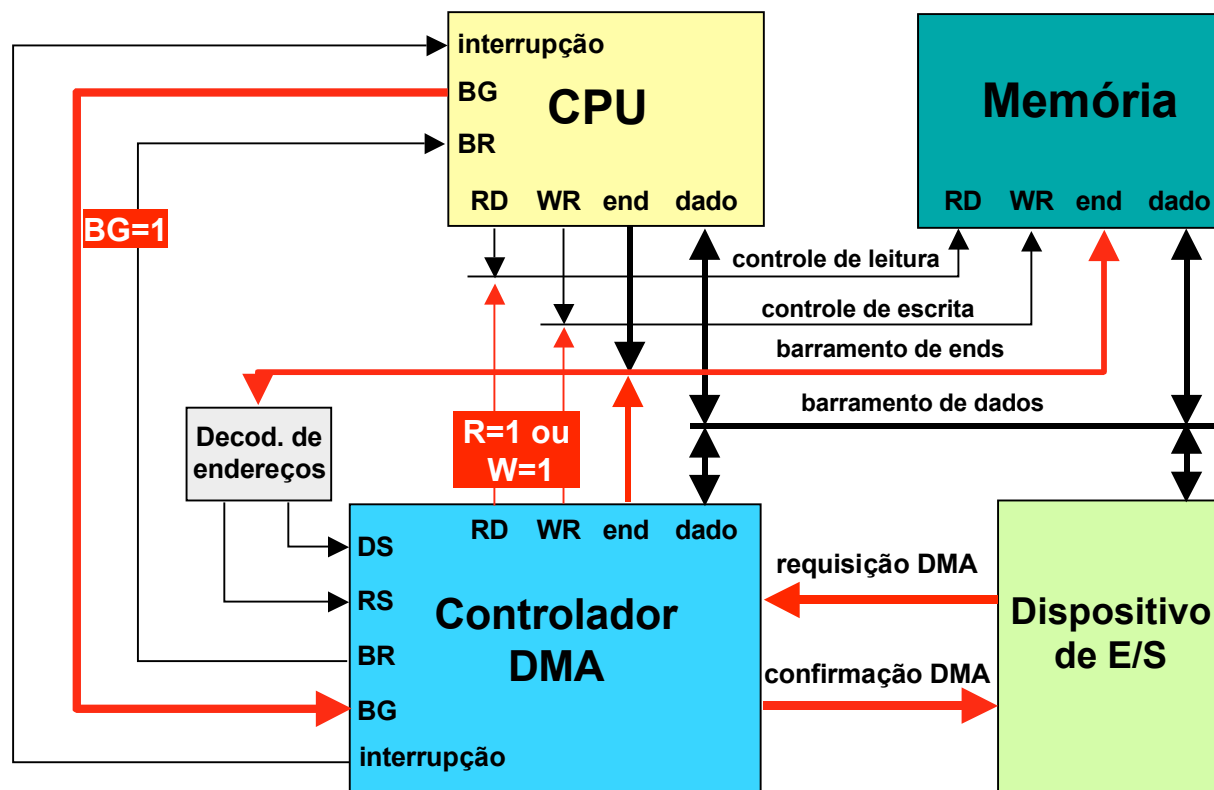
Operação



Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

Operação

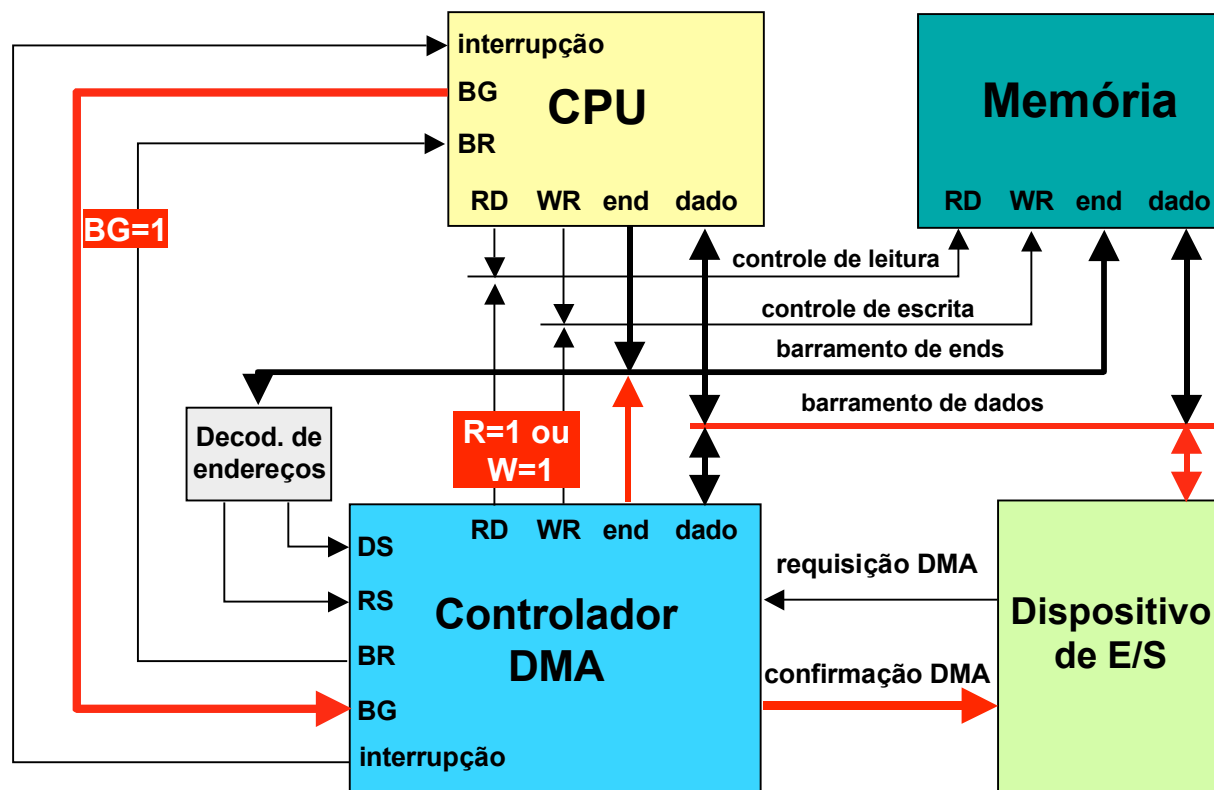


O DMAC levanta o sinal “confirmação DMA” para avisar o dispositivo de E/S que a transferência de uma palavra já pode ocorrer.

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

Operação

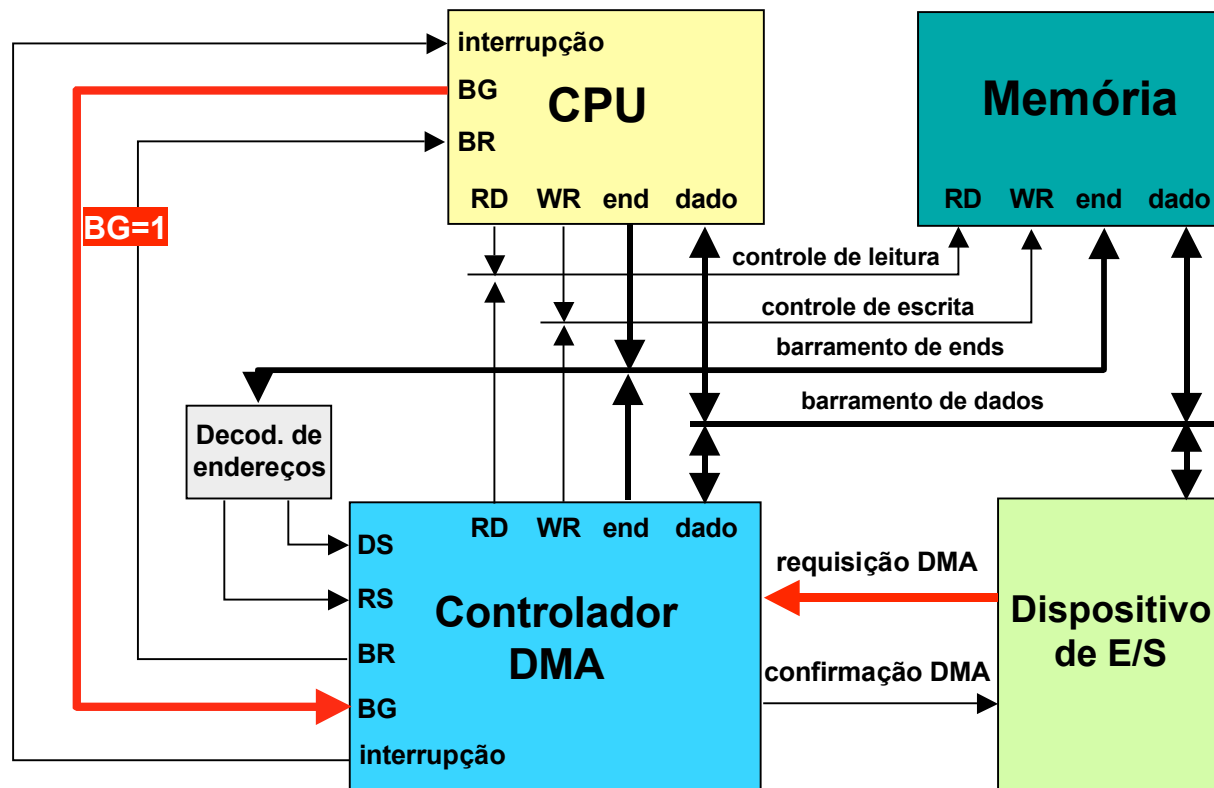


Quando o dispositivo de E/S recebe a confirmação, ele baixa o sinal de requisição de DMA e inicia a transferência direta com a memória. Se for uma leitura da memória, o dispositivo de E/S irá esperar que a leitura da memória ocorra para então, ler o dado do barramento. Se for escrita da memória, o dispositivo de E/S irá colocar o dado no barramento e esperar que a memória leia-o.

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

Operação

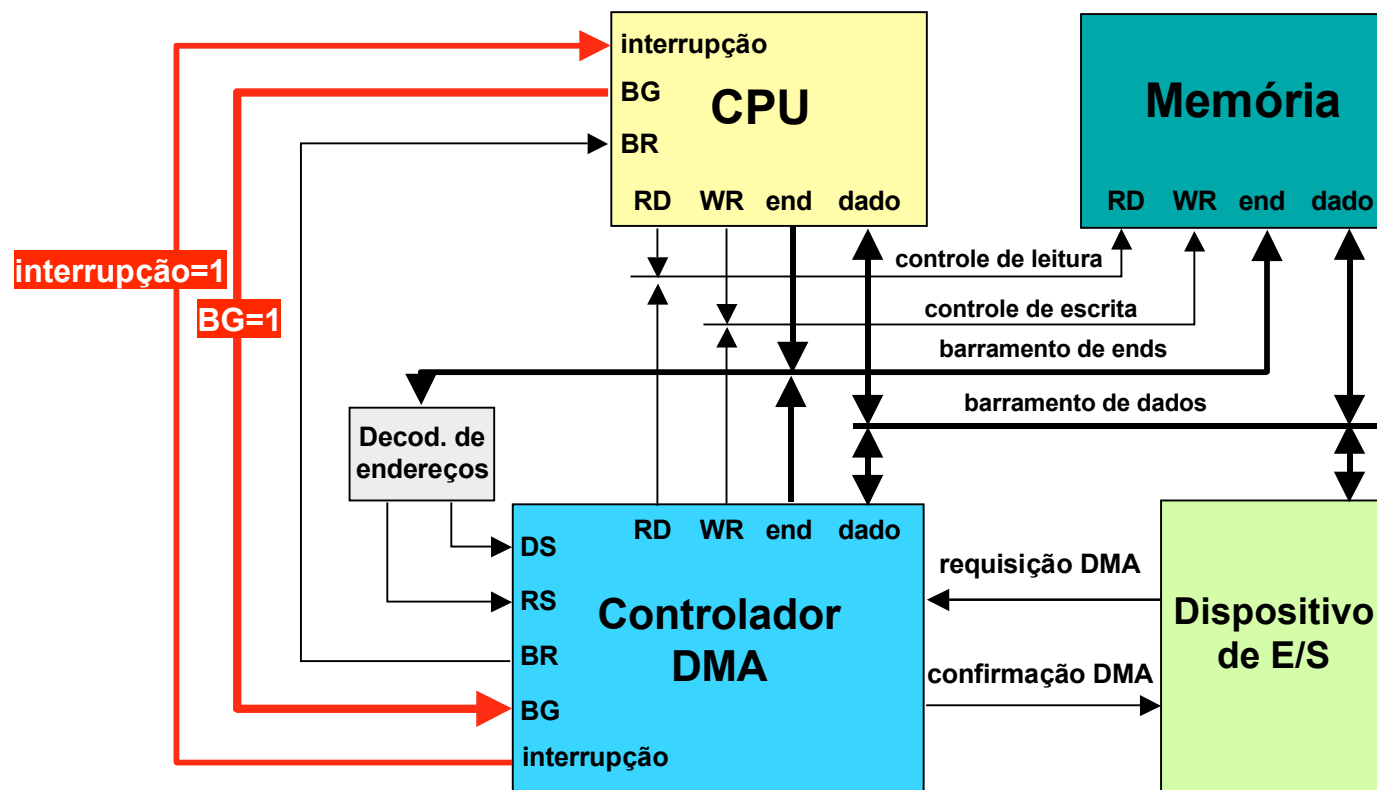


Quando a transferência de uma palavra entre dispositivo de E/S e memória for concluída, o dispositivo de E/S avisa ao DMAC levantando o sinal "requisição DMA". Neste momento o DMAC incrementa o registrador de endereço e decrementa o registrador de palavras. O DMAC também verifica se o registrador de palavras atingiu o valor zero. Caso positivo, a transferência termina. Caso negativo, o DMAC levanta o sinal "confirmação DMA" para que seja transferida uma nova palavra.

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

Operação

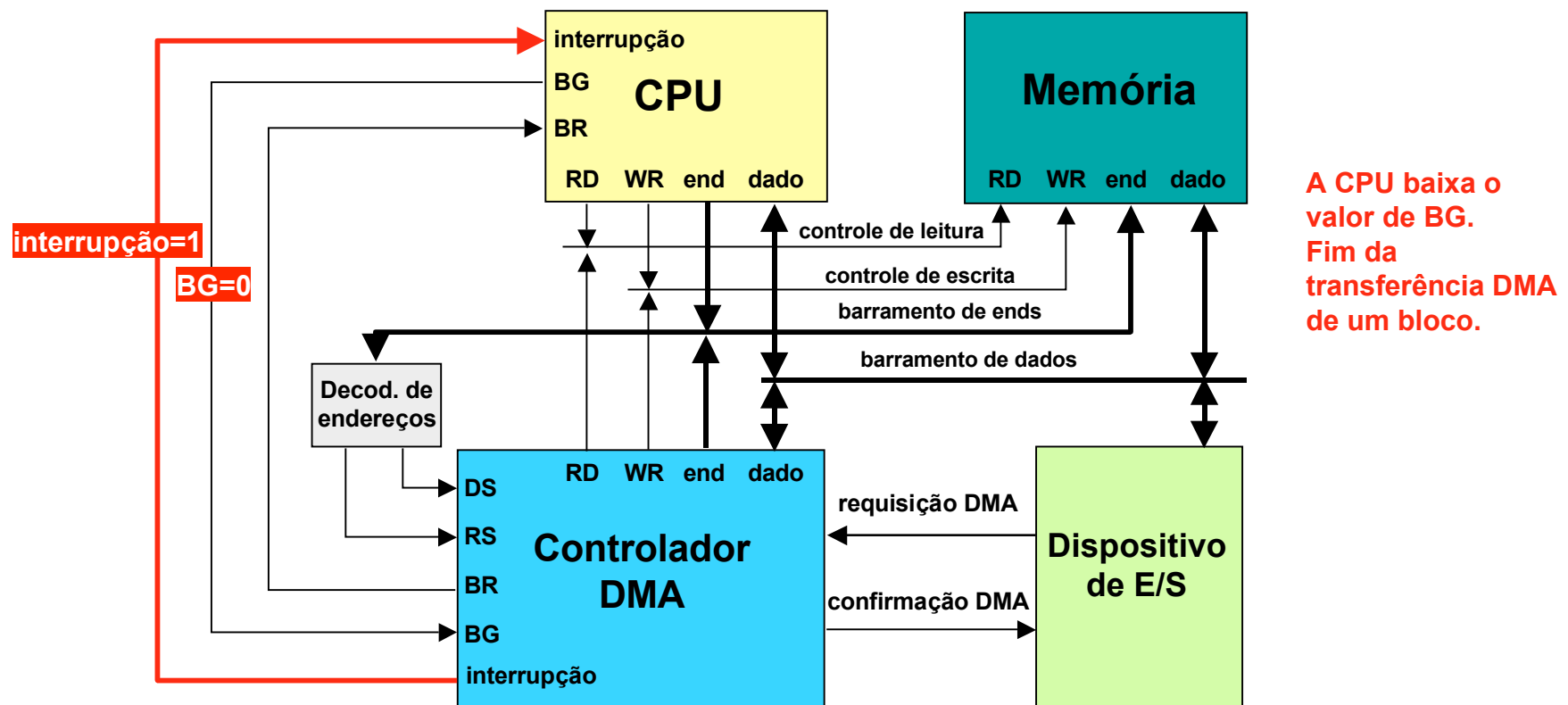


Quando o DMAC verifica que o contador de palavras atingiu o valor zero, ele interrompe a CPU fazendo o sinal "interrupção" valer "1".

Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA

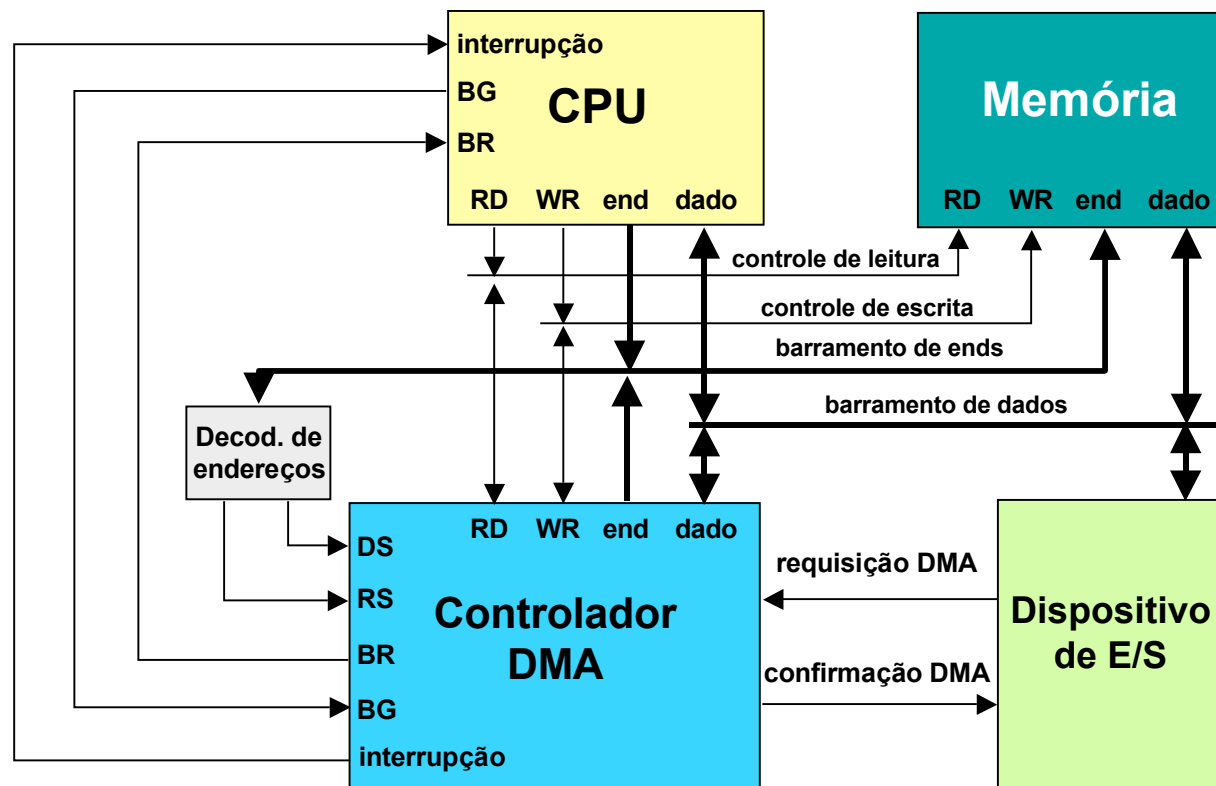
Operação



Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA (DMAC)

Assertivas para o Trabalho Prático



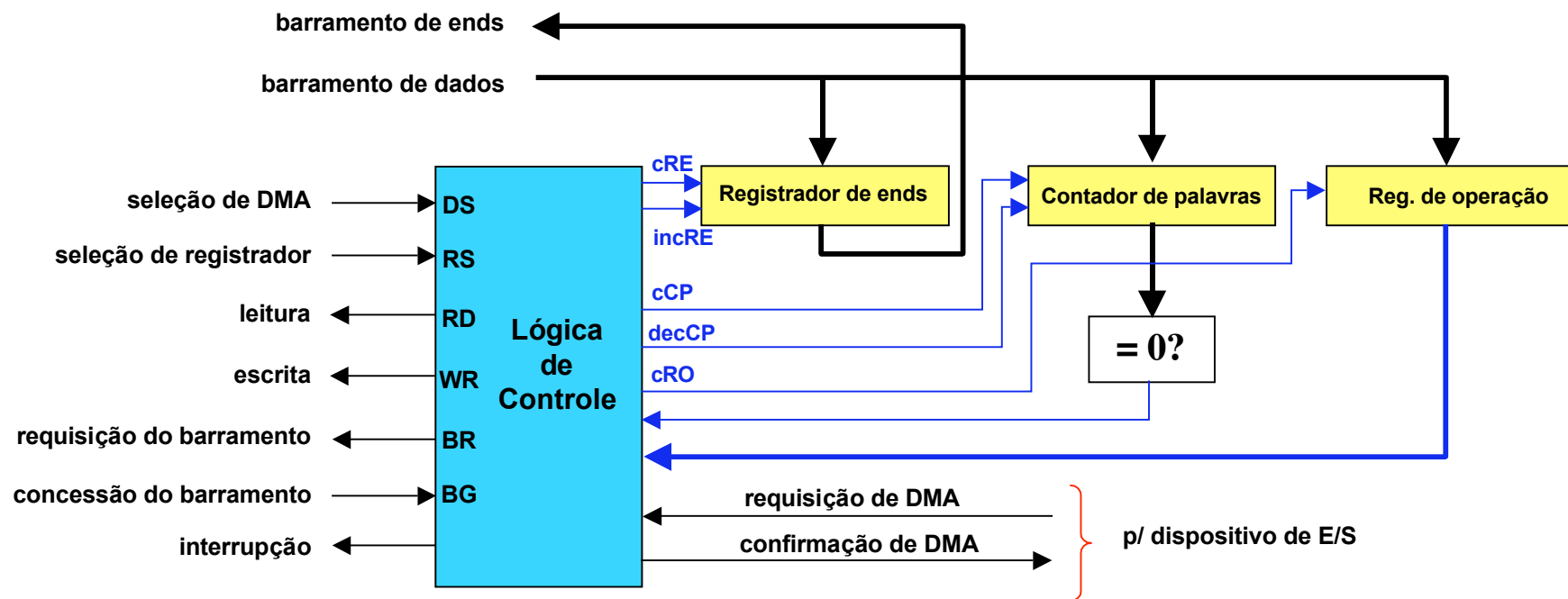
Iremos assumir que:

- Existe apenas um dispositivo de E/S
- Só haverá um modo de operação (transf. de bloco)
- Nas transferências de palavras, cada palavra transferida não passa por dentro do DMAC (vai do disp. E/S para a memória ou vice-versa, via barramento)
- Tanto o barramento de dados quanto o de endereços têm largura de 8 bits.

Refinamento das Especificações dos Trabalhos

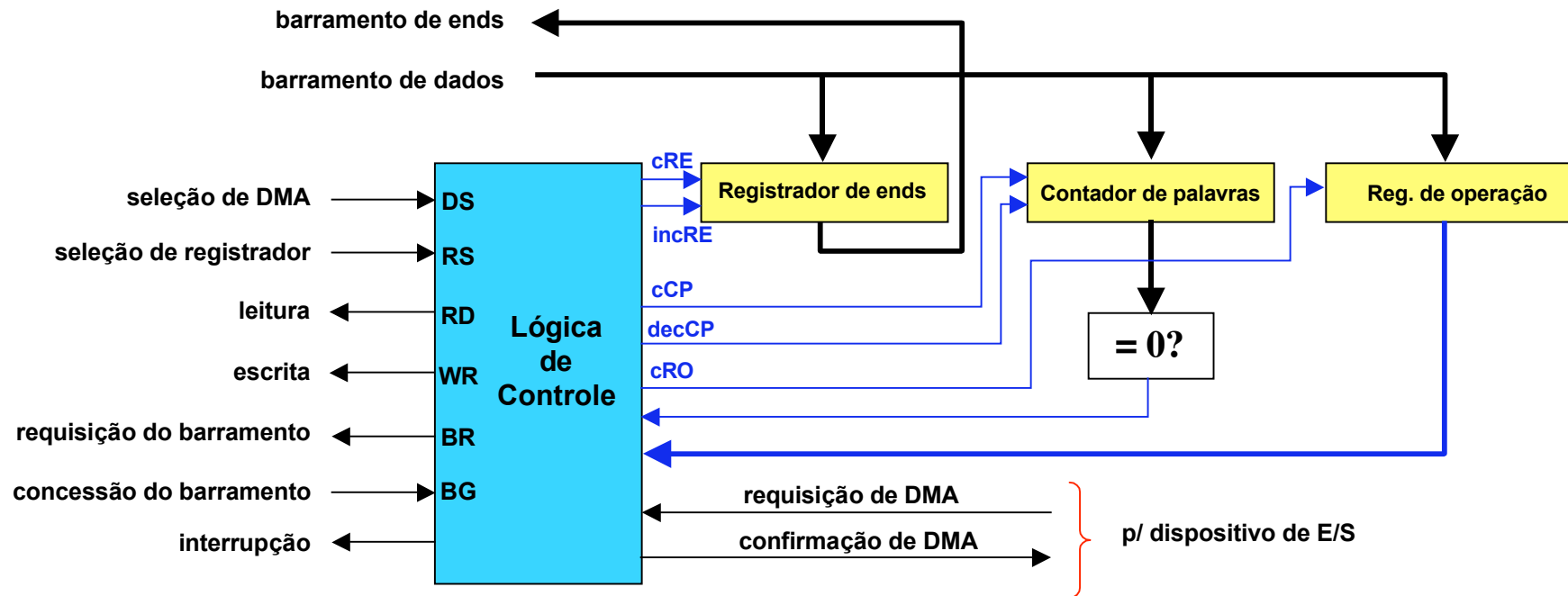
► Controlador de DMA

Estrutura Interna (Exemplo para DMAC de 1 Canal)



Refinamento das Especificações dos Trabalhos

▶ Controlador de DMA Outras Assertivas



- O DMAC possui três registradores internos. Cada um tem um endereço específico no sistema (todos os três sob o mesmo endereço do DMAC...)
- A programação de cada registrador exige no mínimo um ciclo de relógio. Assumir que o DMAC e a CPU trabalham sincronizados pelo mesmo sinal de relógio.
- Os tempos de escrita e de leitura da memória ficarão transparentes ao DMAC, pois ele ficará esperando que o dispositivo de E/S sinalize a conclusão da transferência de uma palavra.