



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Sistemas Digitais

INE 5406

Aula 6-T

2. Máquinas Sequencias Síncronas: Comparação entre os Modelos de Moore e de Mealy (Exemplo). Minimização de Estados.

Prof. José Luís Güntzel
guntzel@inf.ufsc.br

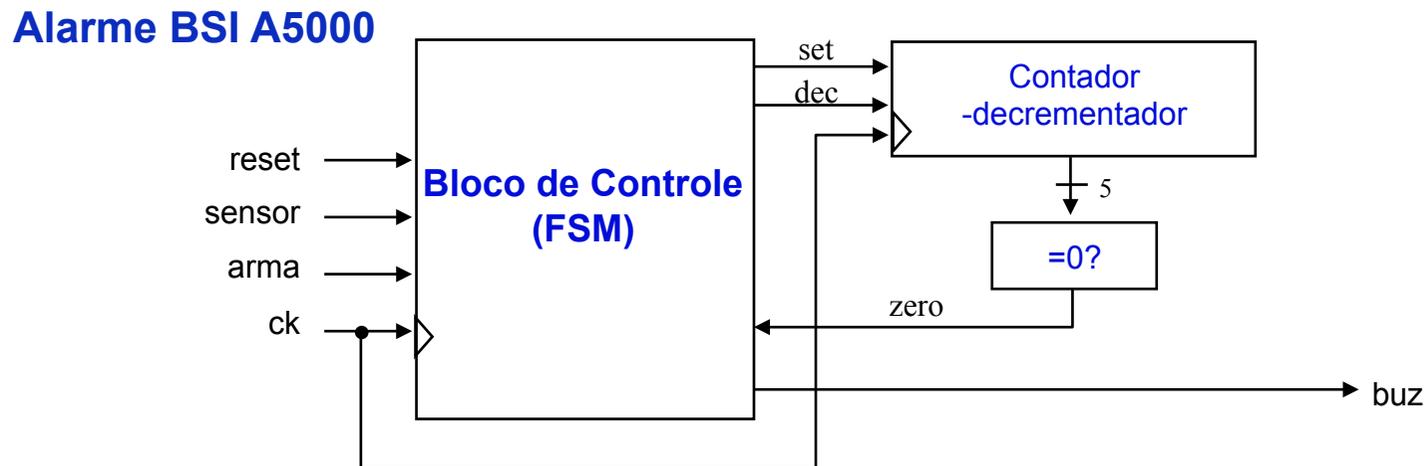
www.inf.ufsc.br/~guntzel/ine5406/ine5406.html

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7 (questão 2 da 1ª verificação de 2007/2, modificada):

Suponha que tu foste contratado(a) pela BSI (Brava Semiconductors Inc.) para trabalhar no projeto do alarme automotivo BSI A5000, o qual deverá ser lançado no mercado na segunda quinzena de novembro/2007. O diagrama de blocos deste alarme é mostrado abaixo. Do ponto de vista externo, este alarme possui **quatro** entradas (ck, reset, arma e sensor) e uma saída (buz). O comportamento deste alarme deve ser como segue:



2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7 (questão 2 da 1ª verificação de 2007/2, modificada):

1. Existe um estado chamado “DES”, no qual o alarme permanece enquanto o sinal “arma” não for ativado (ou seja, enquanto $\text{arma}=0$). Além disso, este é o estado para o qual o alarme vai quando o alarme é desarmado (ou seja, quando o sinal “arma” baixar, após um período de tempo em que ele valia “1”), ou quando o Reset assíncrono for ativado.
2. Existe um estado “ARM”, para o qual o alarme vai quando é armado, nele permanecendo enquanto o sensor não detectar uma invasão (ou seja, enquanto $\text{sensor}=0$) e caso o alarme não for desarmado.

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7 (questão 2 da 1ª verificação de 2007/2, modificada):

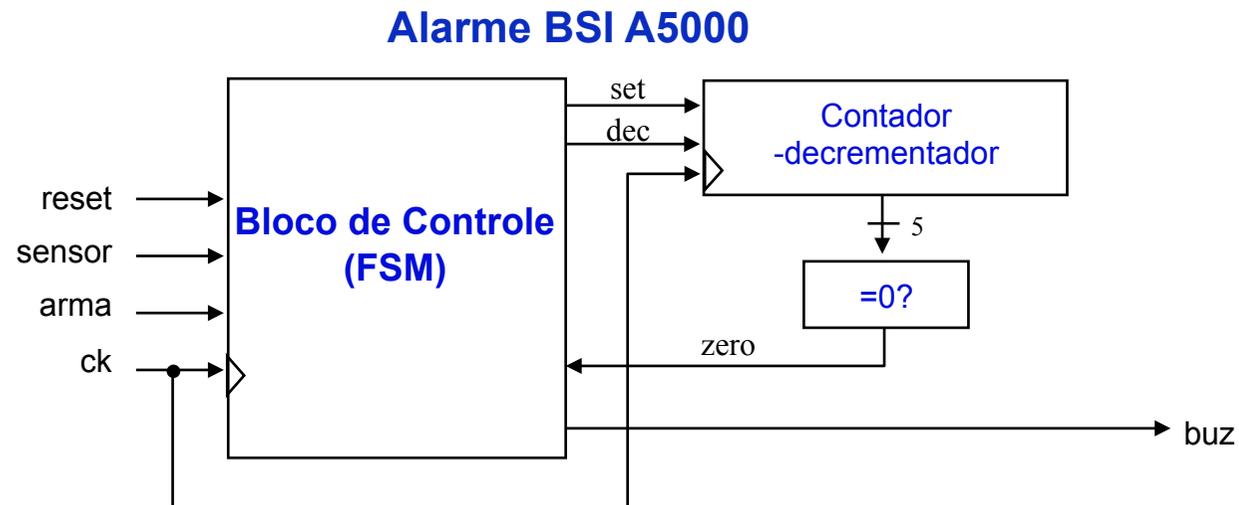
3. Se o sensor detecta uma invasão ($\text{sensor}=1$), o alarme não dispara imediatamente a buzina. (A buzina é disparada fazendo-se $\text{buz}=1$.) Antes de disparar a buzina, ele passa por um período de retardo, correspondente a uma contagem completa do contador-decrementador mostrado no diagrama de blocos. Somente quando o conteúdo deste contador-decrementador atingir o valor zero o alarme pode disparar. Porém, uma vez que a contagem iniciou, as únicas maneiras de evitar que o alarme dispare (ou seja, que a buzina toque) é desativar o sinal “arma” (fazendo “ $\text{arma}=0$ ”) ou resetar o alarme. Isto significa que, uma vez iniciada a contagem regressiva do contador, o sinal “sensor” não deve mais interferir no comportamento do circuito.
4. Uma vez disparado o alarme, a buzina somente será desligada se o sinal “arma” for desativado ou se o alarme for resetado.

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Observações:

- O bloco de controle do A5000 recebe ainda como entrada o sinal “zero”, que avisa quando o contador-decrementador atingiu o valor zero. Ele também precisa gerar os sinais que controlam o contador-decrementador, quais sejam: “set” e “dec”.
- o sinal “set” é assíncrono e seta todos os bits do contador-decrementador. Já o sinal “dec” é síncrono e causa o decremento (em uma unidade) do conteúdo do contador-decrementador.



2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7 (questão 2 da 1ª verificação de 2007/2, modificada):

Assumindo o modelo de máquina de estados de **Moore**:

- a) Desenha o diagrama de estados para o bloco de controle deste alarme.
- b) Monta a tabela de transição de estados e a tabela de saídas (em uma única tabela) para o bloco de controle deste alarme.

Assumindo o modelo de máquina de estados de **Mealy** (e eventual otimização de estados decorrente deste modelo):

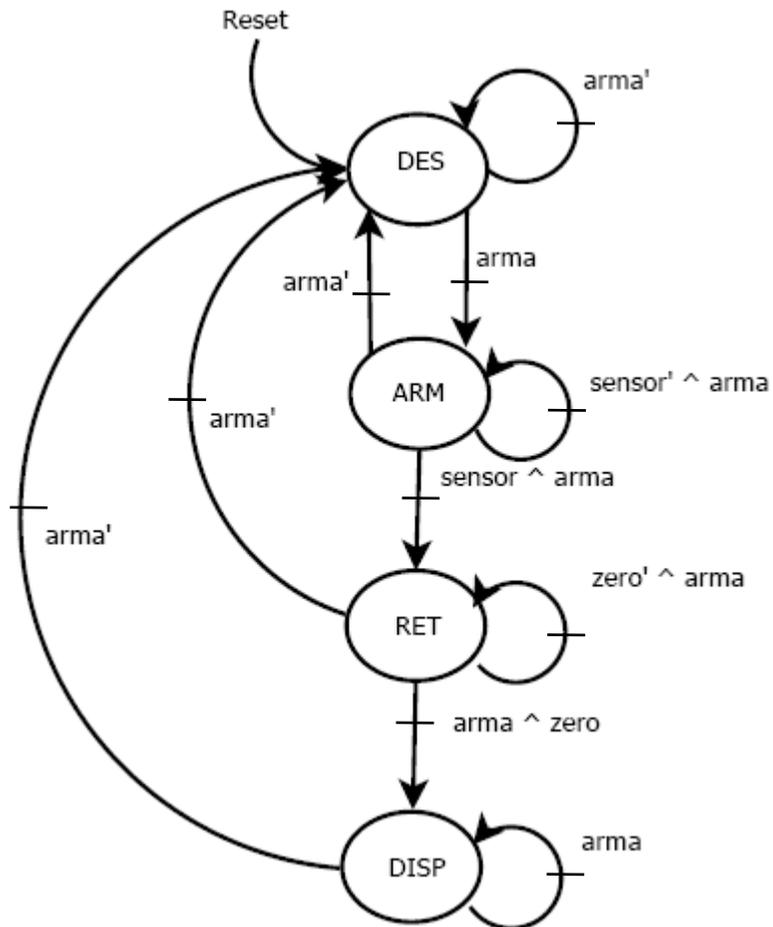
- c) Desenha o diagrama de estados para o bloco de controle deste alarme.
- d) Monta a tabela de transição de estados e a tabela de saídas (em uma única tabela) para o bloco de controle deste alarme.

OBS: Não codifique os estados em binário. Ao invés disso, use nomes curtos para os estados (por ex. DES, ARM...).

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7: versão Moore



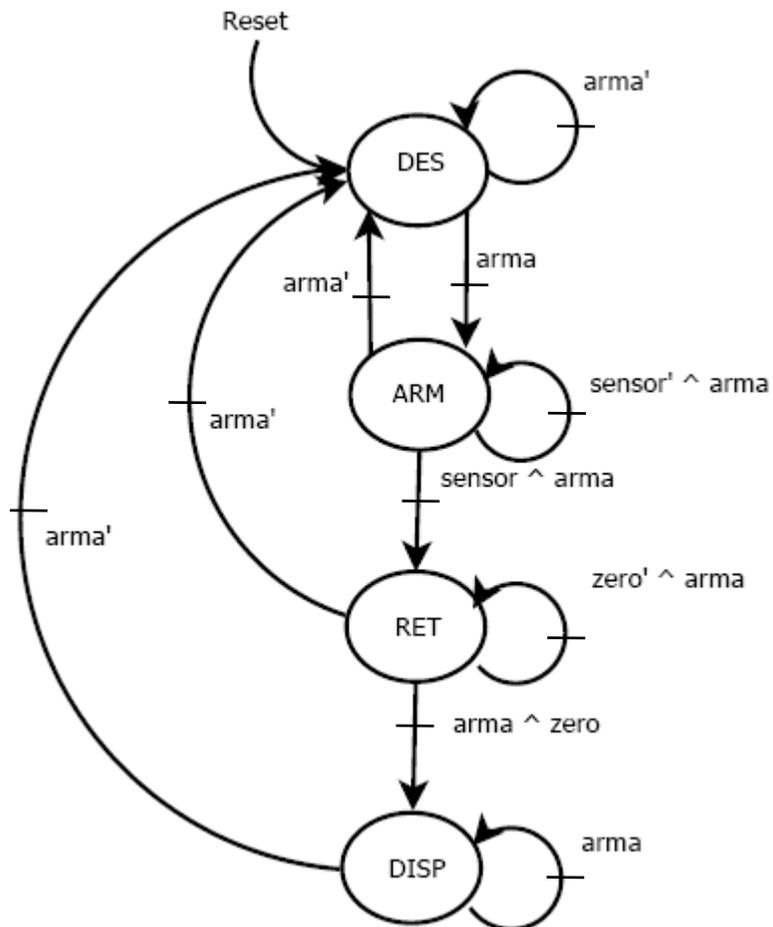
Estado Atual	Entradas			Prox. Estado	Saídas Moore		
	arma	sensor	zero		set	dec	buz
DES	0	X	X	DES	X	X	0
	1	X	X	ARM			
ARM	0	X	X	DES	1	0	0
	1	0	X	ARM			
	1	1	X	RET			
RET	0	X	X	DES	0	1	0
	1	X	0	RET			
	1	X	1	DISP			
DISP	0	X	X	DES	X	X	1
	1	X	X	DISP			

Slide preparado pelo Prof. Djones Lettnin

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7: versão Mealy (não otimizada)



Estado Atual	Entradas			Prox. Estado	Saídas Mealy		
	arma	sensor	zero		set	dec	buz
DES	0	X	X	DES	X	X	0
	1	X	X	ARM	1	0	0
ARM	0	X	X	DES	X	X	0
	1	0	X	ARM	1	0	0
	1	1	X	RET	0	1	0
RET	0	X	X	DES	X	X	0
	1	X	0	RET	0	1	0
	1	X	1	DISP	X	X	1
DISP	0	X	X	DES	X	X	0
	1	X	X	DISP	X	X	1

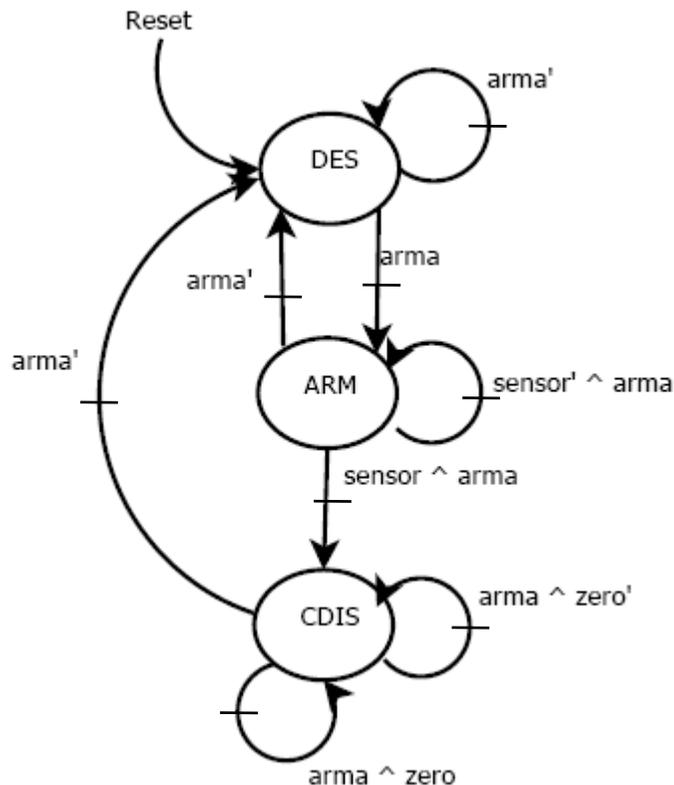
Slide preparado pelo Prof. Djones Lettnin

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7: versão Mealy otimizada

Solução 1



Estado Atual	Entrada			Prox. Estado	Saída Mealy		
	arma	sensor	zero		set	dec	buz
DES	0	X	X	DES	X	X	0
	1	X	X	ARM	X	X	0
ARM	0	X	X	DES	X	X	0
	1	0	X	ARM	1	0	0
	1	1	X	CDIS	1	0	0
CDIS	0	X	X	DES	0	1	0
	1	X	0	CDIS	0	1	0
	1	X	1	CDIS	0	0	1

Esta solução é imune a eventuais oscilações dos sinais “arma” e “sensor” entre duas bordas consecutivas de ck. Obs: o sinal “zero” jamais oscila entre duas bordas consecutivas de ck porque ele depende do contador -decrementador, cujo decremento é síncrono!

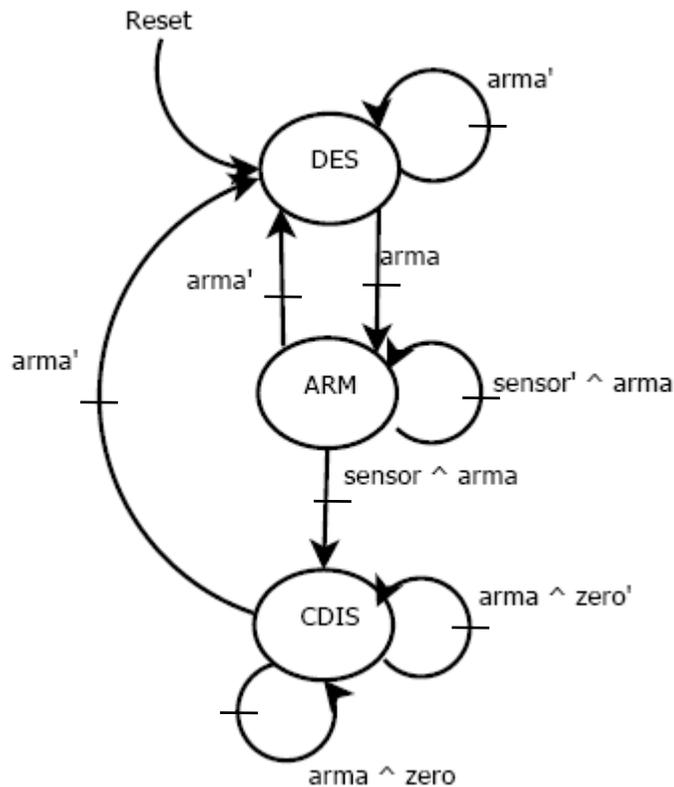
Adaptado do slide preparado pelo Prof. Djones Lettnin

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7: versão Mealy otimizada

Solução 1



Estado Atual	Entrada			Prox. Estado	Saída Mealy		
	arma	sensor	zero		set	dec	buz
DES	0	X	X	DES	X	X	0
	1	X	X	ARM	X	X	0
ARM	0	X	X	DES	X	X	0
	1	0	X	ARM	1	0	0
	1	1	X	CDIS	1	0	0
CDIS	0	X	X	DES	0	1	0
	1	X	0	CDIS	0	1	0
	1	X	1	CDIS	0	0	1

Notas ainda que, quando a FSM está no estado CDIS e sinal “zero” muda de “0” para “1” (porque o contador-decrementador atingiu o valor “00000”), o conteúdo do contador-decrementador precisa ser preservado. Isso é garantido fazendo set=0 e dec=0.

Adaptado do slide preparado pelo Prof. Djones Lettnin

INE/CTC/UFSC
Sistemas Digitais - semestre 2012/2

Slide 6T.10

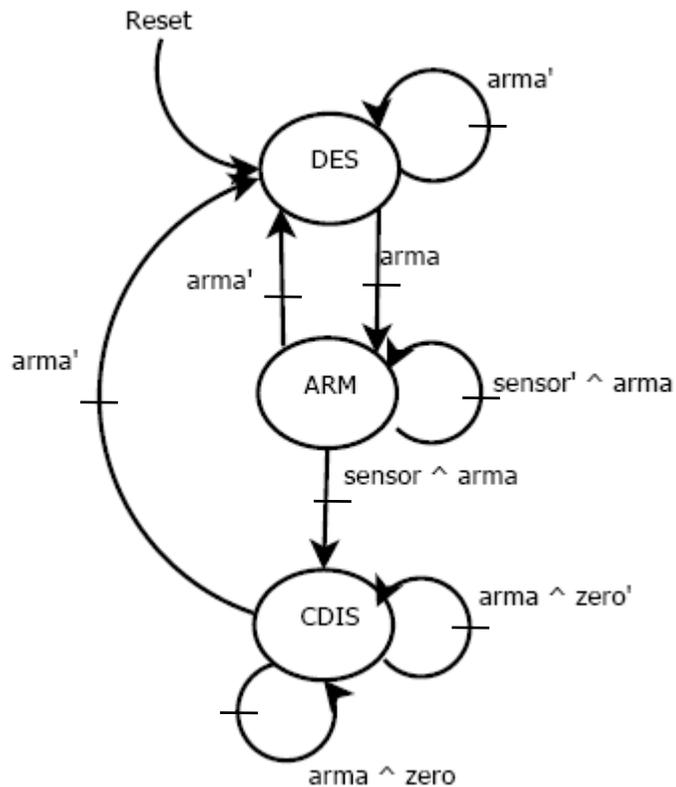
Prof. José Luís Güntzel

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7: versão Mealy otimizada

Solução 2



Estado Atual	Entrada			Prox. Estado	Saída Mealy		
	arma	sensor	zero		set	dec	buz
DES	0	X	X	DES	X	X	0
	1	X	X	ARM	X	X	0
ARM	0	X	X	DES	X	X	0
	1	0	X	ARM	X	X	0
	1	1	X	CDIS	1	0	0
CDIS	0	X	X	DES	X	X	0
	1	X	0	CDIS	0	1	0
	1	X	1	CDIS	0	0	1

Esta solução só funciona se os sinais “arma” e “sensor” jamais oscilarem entre duas bordas consecutivas de ck.

Adaptado do slide preparado pelo Prof. Djones Lettnin

INE/CTC/UFSC
Sistemas Digitais - semestre 2012/2

Slide 6T.11

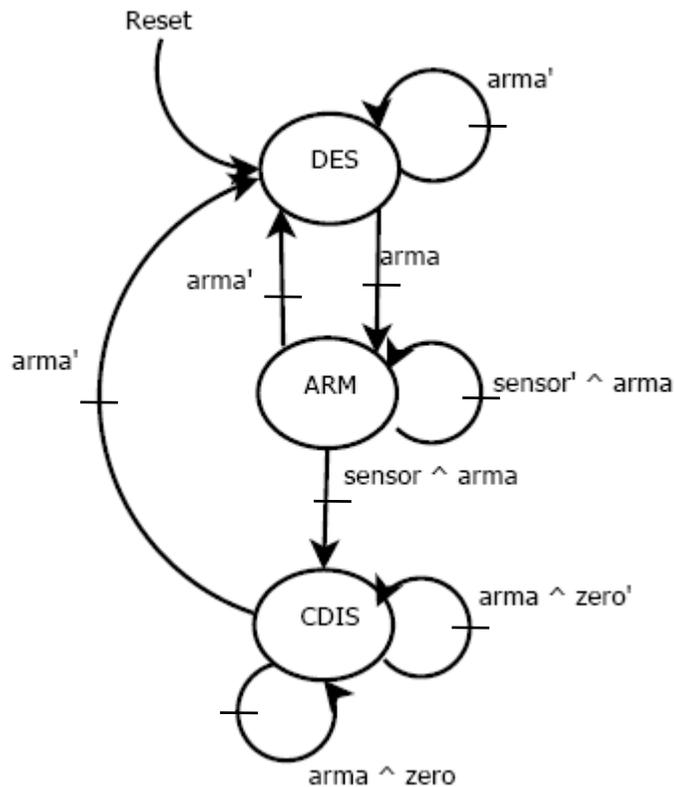
Prof. José Luís Güntzel

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 7: versão Mealy otimizada

Solução 2



Estado Atual	Entrada			Prox. Estado	Saída Mealy		
	arma	sensor	zero		set	dec	buz
DES	0	X	X	DES	X	X	0
	1	X	X	ARM	X	X	0
ARM	0	X	X	DES	X	X	0
	1	0	X	ARM	X	X	0
	1	1	X	CDIS	1	0	0
CDIS	0	X	X	DES	X	X	0
	1	X	0	CDIS	0	1	0
	1	X	1	CDIS	0	0	1

Observe que, para atingir o estado CDIS a FSM precisa passar pelo estado ARM. Ao entrar no estado ARM, caso a FSM siga para CDIS sem permanecer em ARM por mais de um ciclo de relógio, ela seguirá pela aresta “sensor . arma”, para a qual set=1 e dec=0. Isto garante que o contador-decrementador será inicializado apropriadamente.

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: a máquina de vendas (*vending machine*)

Projetar o bloco de controle (FSM) de uma máquina automática de vendas. As principais características da máquina são:

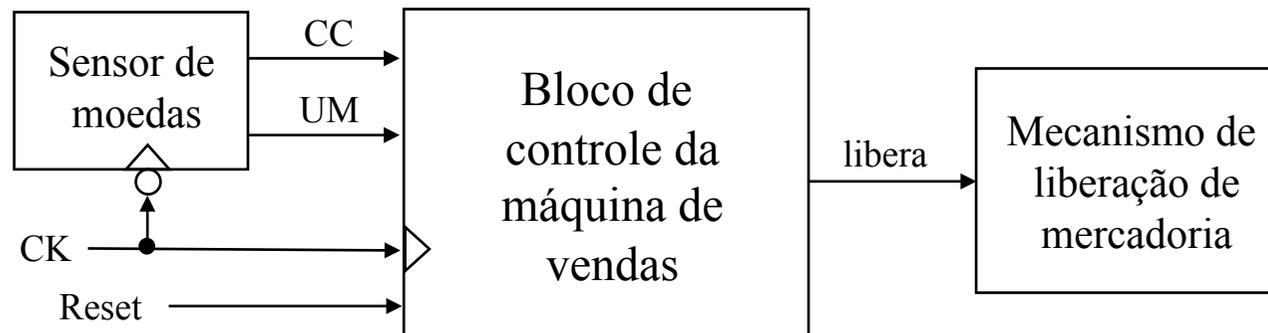
- Vende somente um tipo de produto, doravante referenciado por “item”, cujo preço é R\$ 1,50.
- Aceita somente moedas de R\$ 0,50 e de R\$ 1,00.
- Não fornece troco.
- Assim que o montante inserido na máquina atingir (ou ultrapassar) R\$ 1,50, a máquina libera um item.

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: a máquina de vendas (*vending machine*)

Interfaces da máquina de vendas



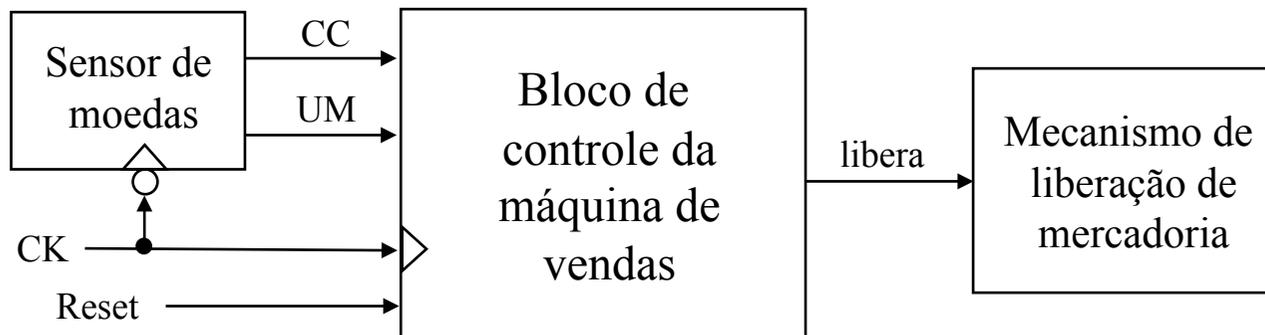
CC = moeda de R\$ 0,50 detectada

UM = moeda de R\$ 1,00 detectada

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: especificação do sensor de moedas

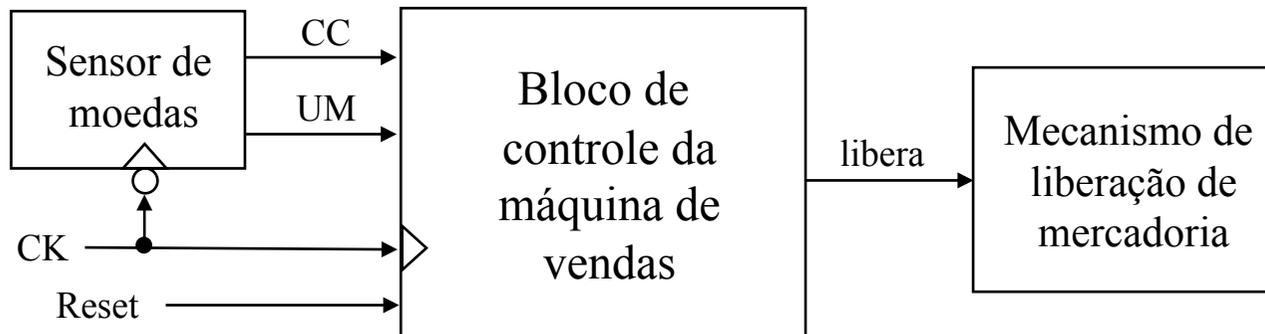


- É sincronizado pela borda de descida de CK.
- Quando uma moeda de R\$ 0,50 é inserida, $CC=1$ durante um ciclo de relógio.
- Quando uma moeda de R\$ 1,00 é inserida, $UM=1$ durante um ciclo de relógio.
- Quando uma moeda diferente é inserida ela cai de volta (e $CC=0$ & $UM=0$).

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: especificação do mecanismo de liberação de mercadoria

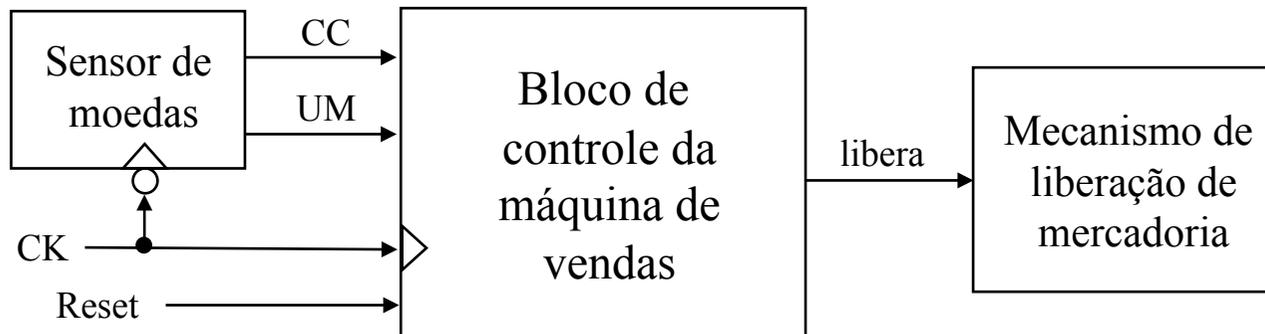


- Para liberar um item, basta que libera=1 durante um ciclo de relógio (CK).
- O item liberado cai em uma cesta.

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: mais uma assertiva



- No início de uma operação de venda a máquina se encontra em um estado inicial (S0), que corresponde ao seu estado de reset.

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: representando o comportamento

- Uma vez compreendido o comportamento, deve-se mapeá-lo para alguma forma de representação mais adequada à síntese da FSM.
- Poder-se-ia partir diretamente para o diagrama de estados.
- Porém, às vezes pode ser mais seguro iniciar listando-se todas as sequências de entradas ou de “configurações” que o sistema pode assumir. No caso em questão, a listagem de todas as sequências de moedas possíveis é perfeitamente factível:

Sequência de moedas	Sequência de sinais
0,50; 0,50; 0,50	CC, CC, CC
0,50; 0,50; 1,00	CC, CC, UM
0,50; 1,00	CC, UM
1,00; 0,50	UM, CC
1,00; 1,00	UM, UM

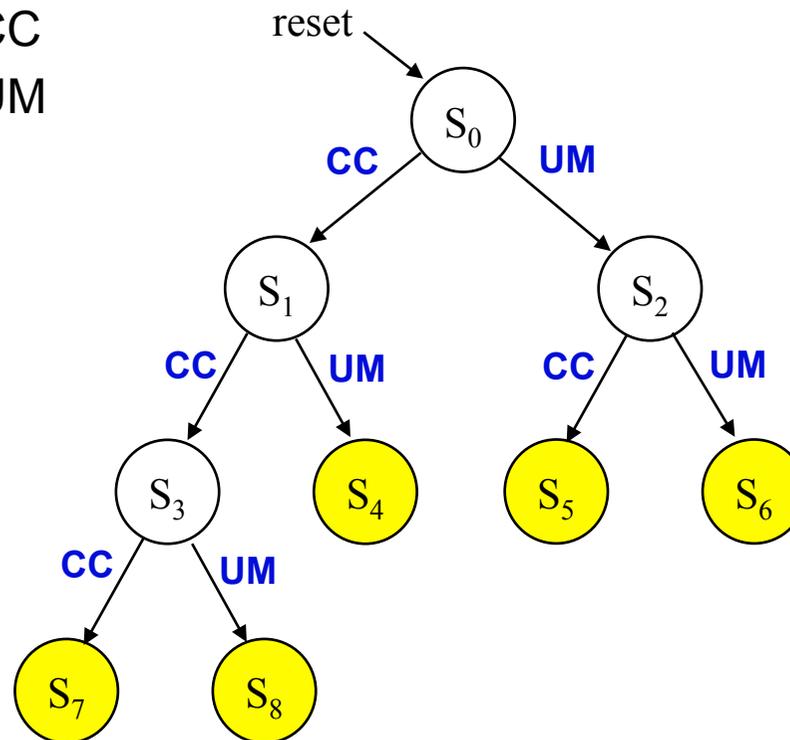
2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: representando o comportamento (diagrama de estados)

• Representando graficamente todas as seqüências possíveis

- CC, CC, CC
- CC, CC, UM
- CC, UM
- UM, CC
- UM, UM



- Neste diagrama de estados não há arestas com destino igual a origem!
- Ele pode ser simplificado, pois há excesso de estados...

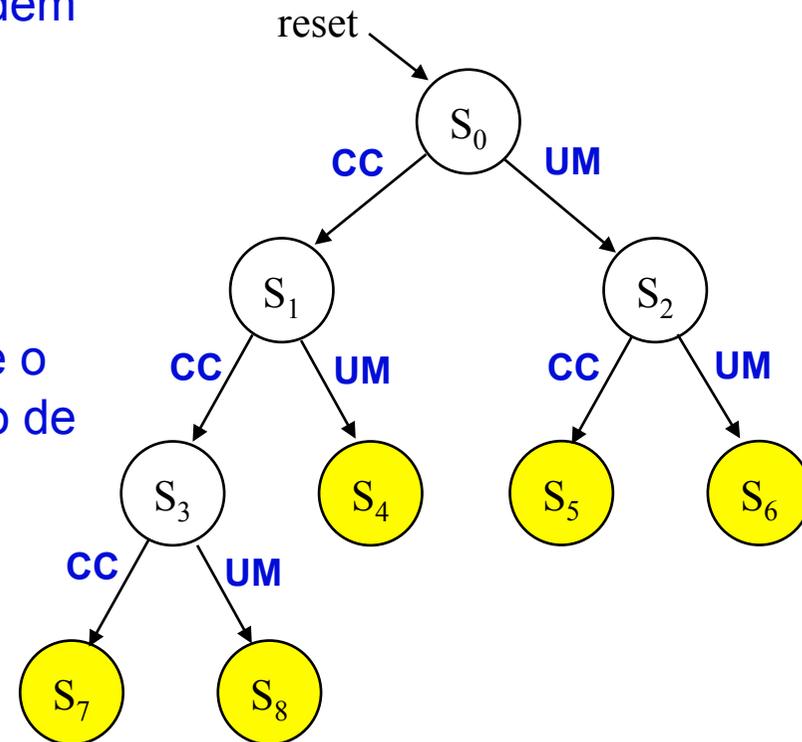
O sinal “libera”
deve valer “1”
nos estados
amarelos

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: representando o comportamento (diagrama de estados)

- Os estados S_4 , S_5 , S_6 , S_7 e S_8 têm a mesma função (abrir o *dispenser*) e portanto, podem ser combinados em um único estado.
- Para reduzir ainda mais o número de estados, podemos imaginar que cada estado represente **o total de dinheiro recebido pela máquina até um dado momento**. (E neste caso, não importa se o total de R\$ 1,00 foi atingido pela inserção de uma moeda de R\$ 1,00 ou por duas moedas de R\$ 0,50...)



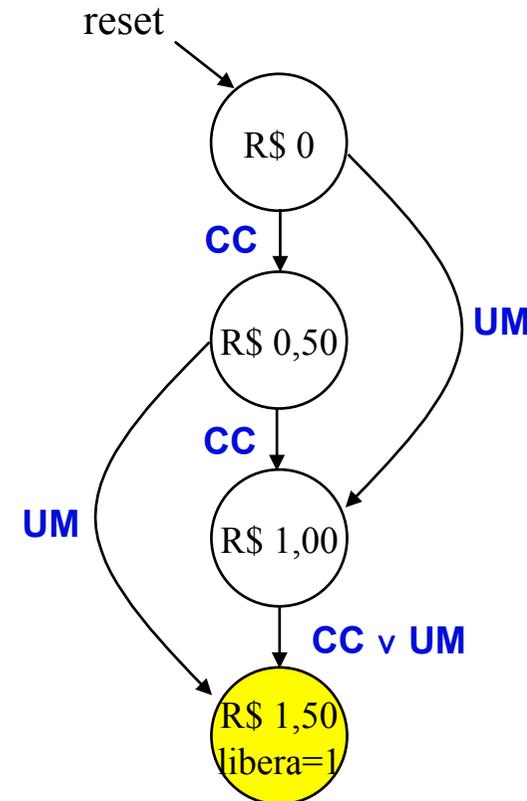
2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: minimização de estados

Sequências possíveis:

- CC, CC, CC
 - CC, CC, UM
 - CC, UM
 - UM, CC
 - UM, UM
- E se o comprador demorar para inserir a segunda moeda?
 - O que ocorre após o item ser liberado?



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

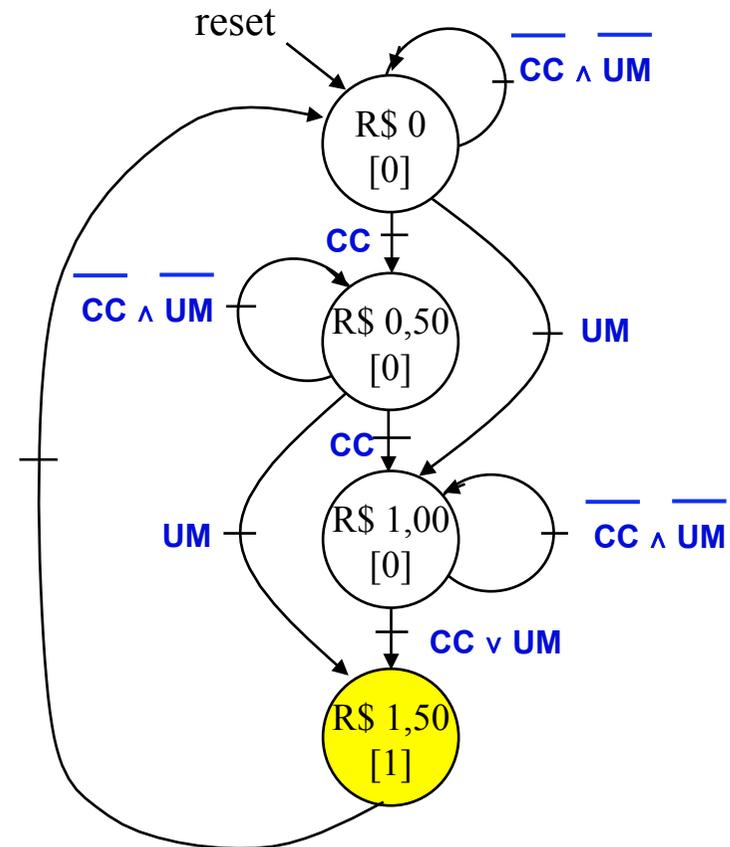
Exemplo 8: uma representação mais completa

- E se o comprador demorar para inserir a segunda moeda?

Resp.: a máquina deve ficar parada no estado R\$0,50 ou R\$1,00.

- O que ocorre após o item ser liberado?

Resp.: a máquina deve ir para um estado no qual esteja disponível para nova venda.

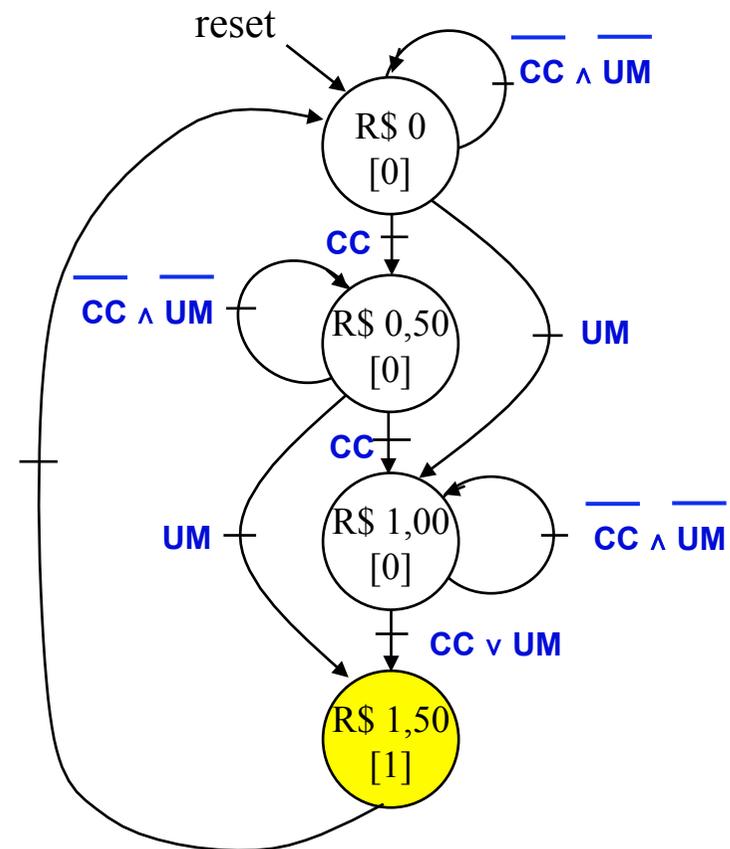


2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: uma representação mais completa

- E se uma terceira moeda for inserida quando a máquina estiver no estado R\$1,50?



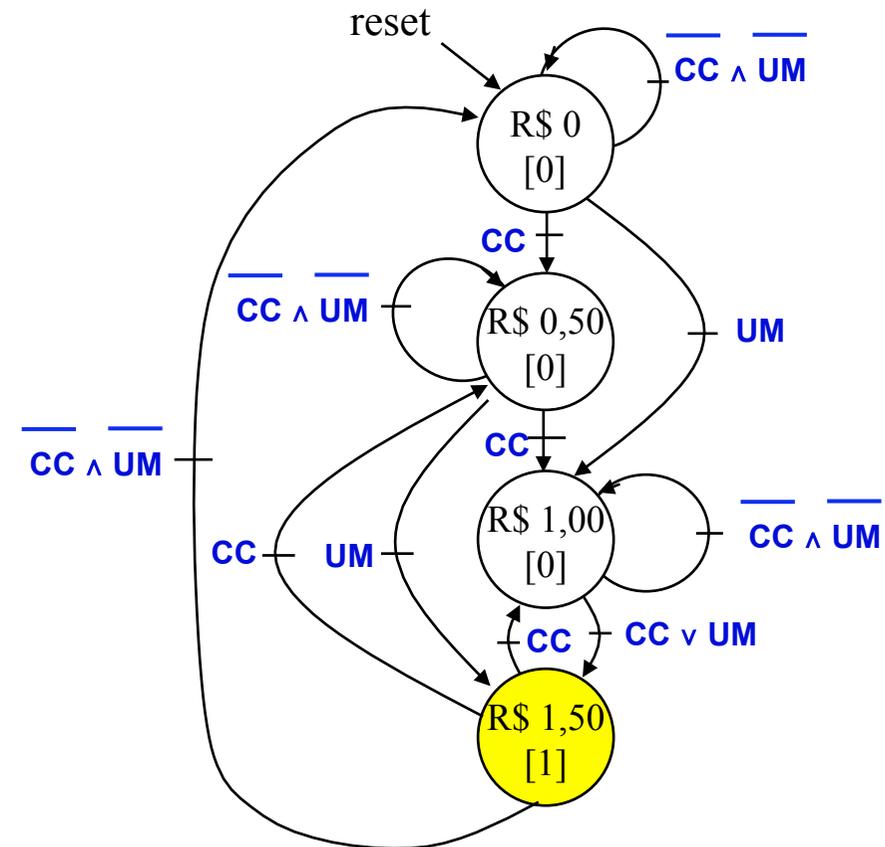
2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: uma representação mais completa

- E se uma terceira moeda for inserida quando a máquina estiver no estado R\$1,50?

Resp.: considerar o retorno para o respectivo estado (R\$0,50 ou R\$1,00) Mas será que tal problema existe na prática?



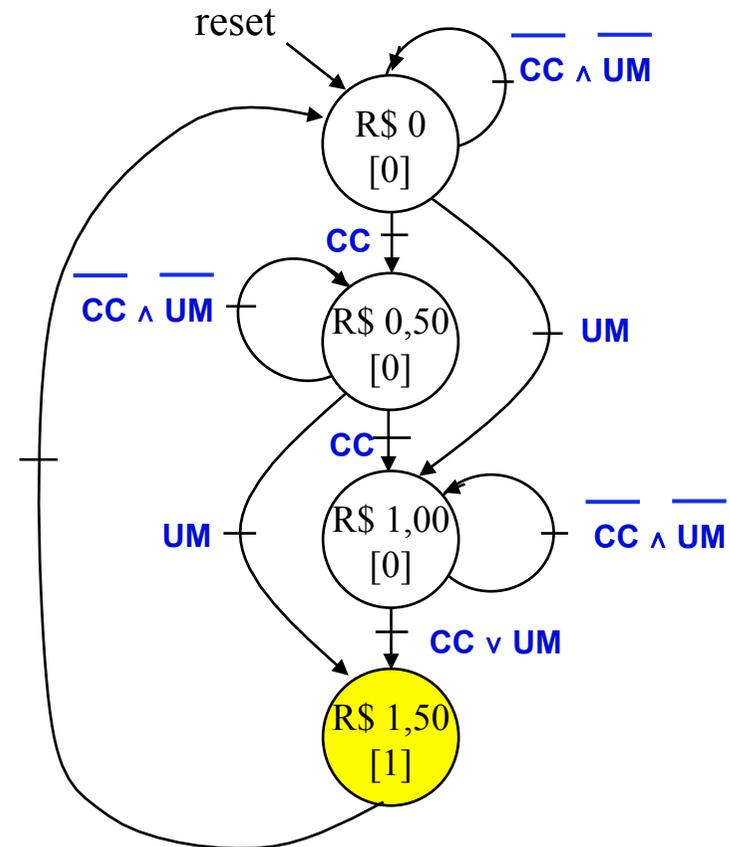
2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: uma representação mais completa

Na prática:

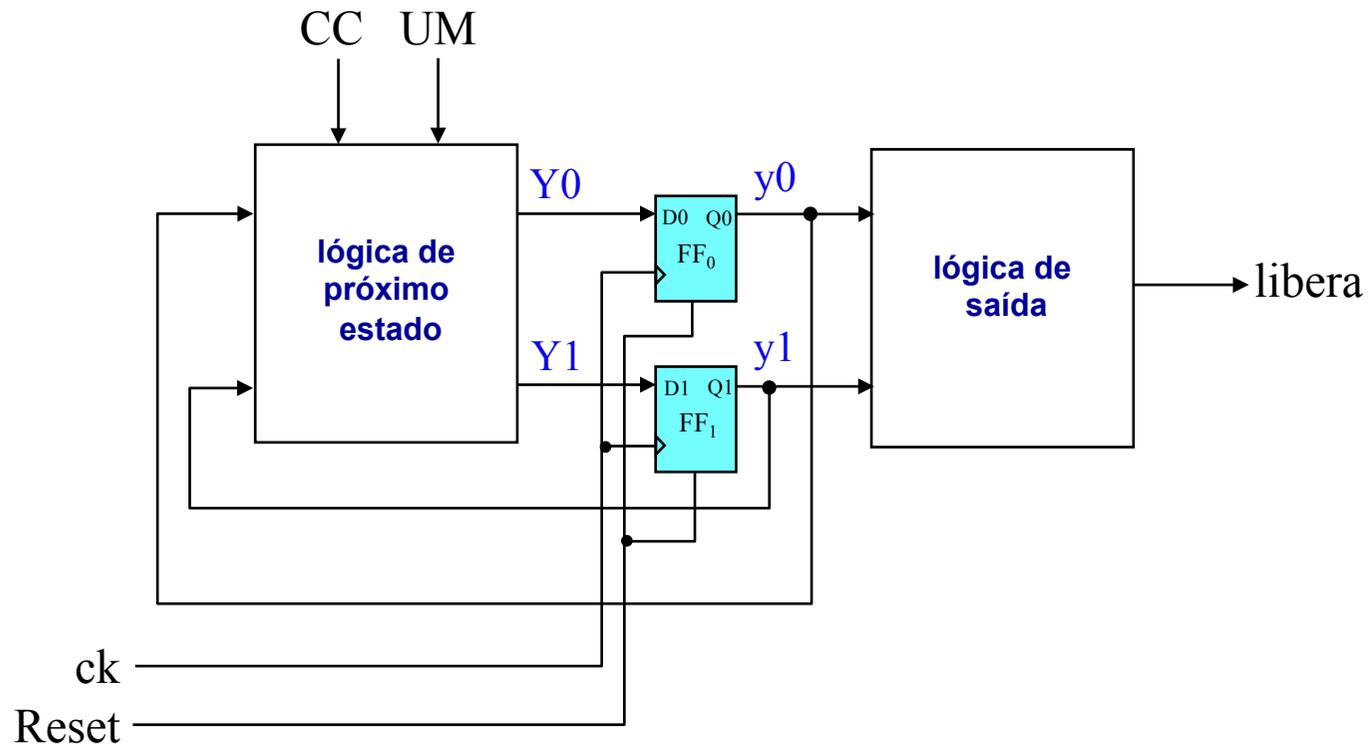
- O comprador sabe quando inseriu moedas suficientes (p. ex., o sinal libera pode fazer soar um aviso e/ou acender uma luz).
- O tempo entre a inserção de duas moedas consecutivas é muito maior do que o período do sinal de relógio CK. (Um sinal de relógio geralmente tem período da ordem de kHz ou MHz, o ser humano trabalha na frequência de Hz = 1/1s).
- **Logo, a solução ao lado é realista!**



2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: projeto usando Modelo de Moore



2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: tabela de transição de estados e tabela de saída

Estado atual	Entradas		Próximo estado	Saída (Moore)
	UM	CC		
R\$ 0	0	0	R\$ 0	0
	0	1	R\$ 0,50	0
	1	0	R\$ 1,00	0
	1	1	-	-
R\$ 0,50	0	0	R\$ 0,50	0
	0	1	R\$ 1,00	0
	1	0	R\$ 1,50	0
	1	1	-	-
R\$ 1,00	0	0	R\$ 1,00	0
	0	1	R\$ 1,50	0
	1	0	R\$ 1,50	0
	1	1	-	-
R\$ 1,50	0	0	R\$ 0	1
	0	1	R\$ 0	1
	1	0	R\$ 0	1
	1	1	-	-

- Codificação 1:
 - { A=00, B=01, C=10, D=11 }
- Codificação 2 (código Gray):
 - { A=00, B=01, C=11, D=10 }
- Qual das duas codificações resultará em menor custo da FSM?
- Justificativa (Aproxime o custo de cada equação minimizada pelo **número de entradas das portas lógicas** necessárias para construir o circuito lógico.)

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 1

Supondo a seguinte
codificação de estados:

(A) R\$ 0 → 00

(B) R\$ 0,50 → 01

(C) R\$ 1,00 → 10

(D) R\$ 1,50 → 11

	Estado atual	Entradas		Próximo estado	Saída (Moore)
		UM	CC		
A	y1 y0			Y1Y0	libera
	0 0	0	0	0 0	0
		0	1	0 1	0
		1	0	1 0	0
		1	1	-	-
B	0 1	0	0	0 1	0
		0	1	1 0	0
		1	0	1 1	0
		1	1	-	-
C	1 0	0	0	1 0	0
		0	1	1 1	0
		1	0	1 1	0
		1	1	-	-
D	1 1	0	0	0 0	1
		0	1	0 0	1
		1	0	0 0	1
		1	1	-	-

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 1

A	Estado atual	Entradas		Próximo estado	Saída (Moore)
	y1 y0	UM	CC	Y1Y0	libera
	0 0	0	0	0 0	0
		0	1	0 1	0
		1	0	1 0	0
		1	1	-	-
B	0 1	0	0	0 1	0
		0	1	1 0	0
		1	0	1 1	0
		1	1	-	-
C	1 0	0	0	1 0	0
		0	1	1 1	0
		1	0	1 1	0
		1	1	-	-
D	1 1	0	0	0 0	1
		0	1	0 0	1
		1	0	0 0	1
		1	1	-	-

Y1		UM CC			
		0 0	0 1	1 1	1 0
y1 y0	0 0	0	0	X	1
	0 1	0	1	X	1
	1 1	0	0	X	0
	1 0	1	1	X	1

$$Y1 = y1 \cdot y0' + y1' \cdot UM + y1' \cdot y0 \cdot CC$$

Custo = ?

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 1

A	Estado atual	Entradas		Próximo estado	Saída (Moore)
	y1 y0	UM	CC	Y1Y0	libera
	0 0	0	0	0 0	0
		0	1	0 1	0
		1	0	1 0	0
		1	1	-	-
B	0 1	0	0	0 1	0
		0	1	1 0	0
		1	0	1 1	0
		1	1	-	-
C	1 0	0	0	1 0	0
		0	1	1 1	0
		1	0	1 1	0
		1	1	-	-
D	1 1	0	0	0 0	1
		0	1	0 0	1
		1	0	0 0	1
		1	1	-	-

		Y0			
		0 0	0 1	1 1	1 0
y1 y0	0 0	0	1	X	0
	0 1	1	0	X	1
	1 1	0	0	X	0
	1 0	0	1	X	1

$$Y0 = y1' \cdot y0 \cdot CC' + y0' \cdot CC + y1 \cdot y0' \cdot UM$$

Custo = ?

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 2

Codificação de estados usando
código Gray:

(A) R\$ 0 → 00

(B) R\$ 0,50 → 01

(D) R\$ 1,00 → 10

(C) R\$ 1,50 → 11

	Estado atual		UM	CC	Próx. estado		(saída) Lib
	y1	y0			Y1	Y0	
A	0	0	0	0	0	0	0
			0	1	0	1	0
			1	0	1	1	0
			1	1	-	-	0
B	0	1	0	0	0	1	0
			0	1	1	1	0
			1	0	1	0	0
			1	1	-	-	0
D	1	0	0	0	0	0	0
			0	1	0	0	0
			1	0	0	0	0
			1	1	-/0	-/0	0
C	1	1	0	0	1	1	1
			0	1	1	0	1
			1	0	1	0	1
			1	1	-	-	1

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 2

	Estado atual		UM	CC	Próx. estado		(saída) Lib
	y1	y0			Y1	Y0	
A	0	0	0	0	0	0	0
			0	1	0	1	0
			1	0	1	1	0
			1	1	-	-	0
B	0	1	0	0	0	1	0
			0	1	1	1	0
			1	0	1	0	0
			1	1	-	-	0
D	1	0	0	0	0	0	0
			0	1	0	0	0
			1	0	0	0	0
			1	1	-/0	-/0	0
C	1	1	0	0	1	1	1
			0	1	1	0	1
			1	0	1	0	1
			1	1	-	-	1

		UM CC			
		00	01	11	10
y1 y0	00	0	0	X	1
	01	0	1	X	1
	11	1	1	X	1
	10	0	0	0/X	0

$$Y1 = y1 \cdot y0 + !y1 \cdot UM + y0 \cdot CC$$

Custo = ?

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 2

	Estado atual		UM	CC	Próx. estado		(saída) Lib
	y1	y0			Y1	Y0	
A	0	0	0	0	0	0	0
			0	1	0	1	0
			1	0	1	1	0
			1	1	-	-	0
B	0	1	0	0	0	1	0
			0	1	1	1	0
			1	0	1	0	0
			1	1	-	-	0
D	1	0	0	0	0	0	0
			0	1	0	0	0
			1	0	0	0	0
			1	1	-/0	-/0	0
C	1	1	0	0	1	1	1
			0	1	1	0	1
			1	0	1	0	1
			1	1	-	-	1

		Y0			
		0 0	0 1	1 1	1 0
y1 y0	0 0	0	1	X	1
	0 1	1	1	X	0
	1 1	1	0	X	0
	1 0	0	0	0/X	0

$$Y0 = !y1 \cdot CC + !y1 \cdot !y0 \cdot UM + y0 \cdot !UM \cdot !CC$$

Custo = ?

2. Máquinas Sequenciais Síncronas

▶ Síntese de Circuitos Sequenciais

Exemplo 8: codificação 1 x codificação 2

- Codificação 1: Y0 tem custo = 10, Y1 tem custo = 11 => custo total = 21
- Codificação 2: Y0 tem custo = 9, Y1 tem custo = 11 => custo total = 20

- Custo do registrador de estados é o mesmo, pois em ambos os casos são duas variáveis de estados

- Custo da saída Lib é igual para ambos os casos

- Logo, a codificação 2 (código de Gray) resulta em uma FSM com menor custo.